

VŠB – Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky

Bakalářská práce

2014 Vít Kowalczyk

VŠB – Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra telekomunikační techniky

Digitálně analogový převodník audio
signálu
Digital Analog Audio Converter

2014 Vít Kowalczyk

Zadání bakalářské práce

Student: **Vít Kowalczyk**
Studijní program: B2647 Informační a komunikační technologie
Studijní obor: 2601R013 Telekomunikační technika
Téma: **Digitálně analogový převodník audio signálu**
Digital Analog Audio Converter

Zásady pro vypracování:

1. Zpracujte popis technologií digitálního zpracování audio signálu.
2. Navrhněte digitálně analogový převodník přehrávacího zařízení se vstupem pro připojení standardních typů digitálních rozhraní a symetrickým analogovým výstupem.
3. Navrhněte systém uživatelského ovládání.

Seznam doporučené odborné literatury:

SVADBÍK, Pavel a Tomáš KRATOCHVÍL. Digitální nízkofrekvenční zesilovač s univerzálními vstupy. *Elektrorevue* [online]. 2012, č. 4, s. 7 [cit. 2013-11-19]. Dostupné z: <http://www.elektrorevue.cz/cz/clanky/analogova-technika--vzajemny-a-d-prevod/0/digitalni-nizkofrekvenzni-zesilovac-s-univerzalnimi-vstupy/>

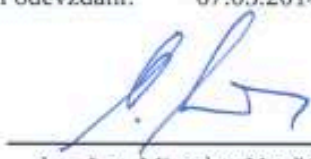
Vlastní literární rešerše k řešené problematice.

Formální náležitosti a rozsah bakalářské práce stanoví pokyny pro vypracování zveřejněné na webových stránkách fakulty.


Vedoucí bakalářské práce: **Ing. Zdeněk Tesař**

Datum zadání: 01.09.2013

Datum odevzdání: 07.05.2014


doc. Ing. Miroslav Vozňák, Ph.D.
vedoucí katedry




prof. RNDr. Václav Snášel, CSc.
děkan fakulty

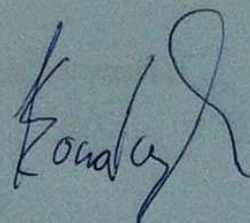
Prohlášení studenta

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně.

Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.

Dne: 7.5.2014

Podpis

A handwritten signature in dark ink, appearing to be 'Kondáček', written over the 'Podpis' label.

Poděkování

Rád bych poděkoval vedoucímu bakalářské práce Ing. Zdeňku Tesaři za odbornou pomoc a konzultaci při vytváření této práce.

Abstrakt

Tato bakalářská práce se zabývá možnostmi zpracování digitálního zvuku, resp. jeho převodem na zvuk analogový. Postupně zde budou probrány jednotlivé kroky při tvorbě vlastního zařízení. Od jeho návrhu, výběru součástek, tvorby desek plošných spojů, až po konečnou realizaci a problémů spojených s jeho zprovozněním. Rovněž zde bude také nastíněna problematika negativních vlivů na výsledný zvuk, které vnikají při jeho převodu. Dále práce pojednává o tvorbě uživatelského ovládání zařízení a o možnostech jeho využití v domácnosti či profesionálním nasazení. V závěru práce bude uvedeno výsledné měření zařízení a ohodnocení jeho parametrů.

Klíčová slova

Digitálně analogový audio převodník, CS8416, AD1853, PCM2707, digitální audio, dálkové IR ovládání

Abstract

This work deals with the possibilities of digital sound processing, respectively to its conversions to analog sound. Gradually there will be discussed the various steps of creation of the device. From its design, selection of components, making printed circuit boards, to the final implementation and issues associated with its commissioning. There will be also outlined an issues of negative impact on the resulting sound, which penetrate during its transfer. Further work is about creating a user control interface and about possibilities of its home or professional use. The conclusion will be shown the resulting measurement and the assessment of its parameters.

Key words

Digital Analog audio converter CS8416, AD1853, PCM2707, digital audio, IR remote control

Seznam použitých symbolů a zkratek

ATM - Asynchronous Transfer Mode - standard pro vysokorychlostní síťovou architekturu

CD-R, RW - kompaktní disk R - zapisovatelné CD, RW - přepisovatelné CD, definováno v orange book

DPS - deska plošných spojů

DVD-R, RW - digitální video disk R - zapisovatelné DVD, RW - přepisovatelné DVD

Hi-Fi - High fidelity, termín pro označení vysoké věrnosti reprodukce akustického signálu.

LP - dlouhohrající gramofonová deska

MISO - Master In, Slave Out, typ řízení ve sběrnici SPI

MOSI - Master Out, Slave In, typ řízení ve sběrnici SPI

PCM - pulzně kódová modulace

RCA - konektor cinch, standard pro připojení audio, video či digitálního přenosu.

SMPTE - Society of Motion Picture and Television Engineers, časová známka přidávána do filmového, video či audio materiálu. Může sloužit jako pro synchronizační a identifikační účely

SNR - Signal to Noise Ratio, vztah mezi úrovní signálu a hladinou šumu.

UART - Universal Asynchronous Receiver/Transmitter, typ asynchronní sériové komunikaci pro linky RS232.

Seznam tabulek

Tabulka 1: Hlavní rozdíly mezi AES3 a S/PDIF.....	13
Tabulka 2: Obsah kontrolního slova	14
Tabulka 3: Typ I - konektorové zakončení.....	15
Tabulka 4: Typ II - konektorové zakončení	16
Tabulka 5: Typ II Optické zakončení.....	16
Tabulka 6: Využití jednotlivých časových slotů	18

Seznam obrázků

Obrázek 1: Vzorkování signálu	4
Obrázek 2: Kvantování signálu	6
Obrázek 3: Rekonstrukce signálu.....	7
Obrázek 4: Funkce D/A převodníku.....	8
Obrázek 5: Běžná konfigurace s obnovou hodinového signálu	9
Obrázek 6: Obnovení hodinového signálu a zpětná synchronizace	10
Obrázek 7: Ilustrace plnicího pásu	11
Obrázek 8: Dvoufázový Mark kód (Biphase mark coding)	13
Obrázek 9: Protokol AES/EBU	17
Obrázek 10: Využití podrámce bez a s pomocným vzorkem.....	18
Obrázek 11: Možné formy preamble.....	19
Obrázek 12: Typické pořadí rámců a značek	19
Obrázek 13: Podoba stavového slova.....	20
Obrázek 14: I2S propojení mezi CD transportem a D/A převodníkem	21
Obrázek 15: Sběrnice I2C	22
Obrázek 16: Typická realizace SPI, každý z obvodů používá posuvný registr.....	23
Obrázek 17: Koncept IR vysílače a přijímače.....	24
Obrázek 18: Modulace v protokolu Sony SIRC.....	25
Obrázek 19: Komunikace v Sony SIRC.....	25
Obrázek 20: Blokové schéma obvodu CS8416	26
Obrázek 21: Typické zapojení CS8416 v softwarovém režimu	27
Obrázek 22: Vstupní obvod pro hradla TTL/CMOS.....	27
Obrázek 23: Profesionální AES3 vstupní obvod.....	27
Obrázek 24: Konzumní S/PDIF vstupní obvod.....	28
Obrázek 25: Blokové schéma AD1853	28

Obrázek 26: Doporučené schéma výstupních bufferů a LP filtrů	29
Obrázek 27: Blokové schéma PCM2707	30
Obrázek 28: Blokové schéma zařízení	33
Obrázek 29: Funkční blokový diagram	34
Obrázek 30: Výsledek měření při 96kHz/24bit.....	35
Obrázek 31: Podoba zařízení během měření.....	36

Obsah

1	Úvod	3
2	Jak pracují D/A audio převodníky	4
2.1	Vzorkování	4
2.2	Kvantování a vliv na přesnost měření signálu	5
2.3	Kvantizační chyba a kvantizační šum	6
2.4	Digitální signál	7
2.5	Digitálně analogový převodník	8
2.5.1	Digitální filtr	8
2.5.2	Digitální hodiny	9
2.5.3	Přesnost D/A převodníku	10
2.5.4	Druhy D/A převodníků a jejich princip	11
3	Standarty pro digitální audio propojení	12
3.1	S/PDIF	12
3.1.1	Použití	12
3.1.2	Hardware	12
3.1.3	Protokol	13
3.1.4	Kanálová informace	14
3.1.5	Omezení	14
3.2	AES3	15
3.2.1	Historie a vývoj	15
3.2.2	Typy propojení	15
3.2.3	Standart AES-3id	16
3.2.4	Porovnání s S/PDIF	16
3.2.5	Protokol	17
3.2.6	Synchronizační preamble	18
3.2.7	Stavové slovo kanálu	20
3.3	I ² S	21
3.3.1	Protokol	21
4	Sběrnice	22
4.1	I ² C	22

4.1.1	Protokol	22
4.2	SPI	23
4.2.1	Protokol	23
4.2.2	Microwire	23
5	Protokol dálkového IR ovladače	24
5.1	Modulace	24
5.2	Sony SIRC protokol	24
5.2.1	Protokol	25
6	Realizace	26
6.1	Výběr obvodů	26
6.1.1	CS8416	26
6.1.2	AD1853	28
6.1.3	Výstupní část	29
6.1.4	PCM2707	29
6.1.5	AT89S52	30
6.2	Vlastní realizace	31
6.2.1	Napájecí zdroj	31
6.2.2	Přijímač CS8416	31
6.2.3	D/A převodník AD1853	31
6.2.4	Analogový výstup	32
6.2.5	USB rozhraní PCM2707	32
6.2.6	Modul s MCU AT89S52	32
6.2.7	Displej modul	32
6.2.8	LED modul	32
6.3	Zdrojový kód	33
6.4	Měření	35
7	Závěr	37

1 Úvod

V dnešní moderní době se nejčastěji setkáváme s digitální formou informace. Tato informace je zpravidla vyjádřena pomocí binární soustavy skládající se z jedniček a nul. Masivní trend digitalizace se nevyhnul ani oblasti audia. Plně analogový proces záznamu a reprodukce hlasu či hudby je již dávno minulostí. Je vhodné zmínit, že i když záznam je zpravidla již čistě digitální, v oblasti reprodukce zažívají renesanci LP desky a tento trend neustále roste. Pro běžného spotřebitele je to však stále pouze okrajová záležitost. Hlavní pozornost je upřena na různá přenosná zařízení od notebooku, smartphonů až po tablety, jež mohou, kromě jiného, uchovávat audio v digitální podobě stejně jako třeba CD. Pokud chceme toto audio reprodukovat, musí v těchto zařízeních dojít k jeho zpětné konverzi na signál analogový. To umožňuje část zvaná D/A převodník a následná výstupní část. Kvalita této výstupní části, potažmo i D/A převodníku bývá u těchto komerčních zařízení na různé úrovni, která je zpravidla pro příležitostného posluchače dostatečná. Pro náročnějšího posluchače je většinou nedostačující. Tento posluchač se tak musí poohlédnout po specializovanějších zařízeních. Cena těchto zařízení zpravidla dosahuje několika násobku běžných zařízení a zpravidla se nejedná o zařízení přenosná, ale většinou zaujímají místo v domácích Hi-Fi systémech či nahrávacích studiích. Návrhem jednoho takového zařízení se bude zabývat tato práce.

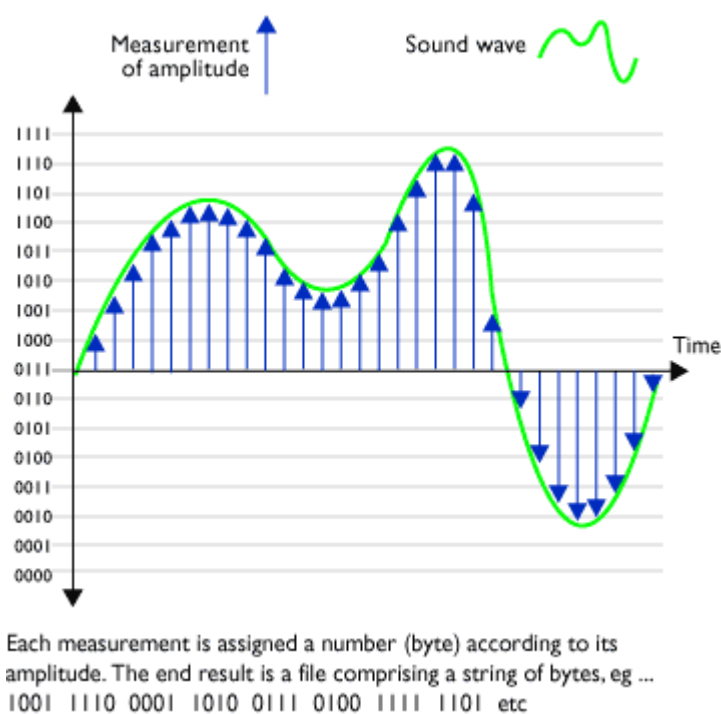
Cílem této práce bylo navrhnout a realizovat digitálně analogový audio převodník, s důrazem na co největší kvalitu výsledného stereo zvuku. Samozřejmostí zařízení mělo být množství možných digitálních vstupů, skládajících se jak ze vstupů používaných v komerční elektronice, tak ze vstupů užívaných ve studiových zařízeních. Důraz byl také kladen na samotné ovládání zařízení. Jelikož primární nasazení zařízení bylo myšleno jako součást domácího Hi-Fi systému, bylo tedy k základnímu ovládání na panelu zařízení přidáno i ovládání dálkové, pro větší pohodlí obsluhy i splnění očekávání potenciálního moderního spotřebitele. Jako doplněk k uživatelskému ovládání byla přidána také možnost zařízení ovládat pomocí PC. Zařízení je tedy také navrženo jako mnohem kvalitnější náhrada zvukové karty PC. V neposlední řadě bylo nutno navrhnout podpůrný indikační systém, informující o aktuálním stavu zařízení.

Součástí práce je popis použité technologie, kde je rozepsáno, jak se zpracovává digitální audio signál. Následuje problematika použitých sběrnic a komunikačních protokolů.

2 Jak pracují D/A audio převodníky

Budeme-li se zabývat definicí, co představuje digitální hudba, pak se nabízí následující představa. Digitální hudba tvoří jakýsi pomyslný mezičlánek mezi analogovým originálem a jeho analogovou kopií. V ideálním systému je vytvořena kopie naprosto shodná s originálem. V reálném systému je tato podmínka jen těžce splnitelná, ale s postupem času se daří stále víc se přiblížit ideálu. Celý systém se skládá ze dvou klíčových komponent, a to z A/D převodníku při záznamu analogového signálu, který se typicky nachází v nahrávacím studiu, a pak z D/A převodníku umístěného třeba v domácí poslechové místnosti nebo přenosném zařízení. Chceme-li celému procesu více porozumět, je vhodné si nejprve uvést průběh převodu analogového signálu na digitální.

2.1 Vzorkování



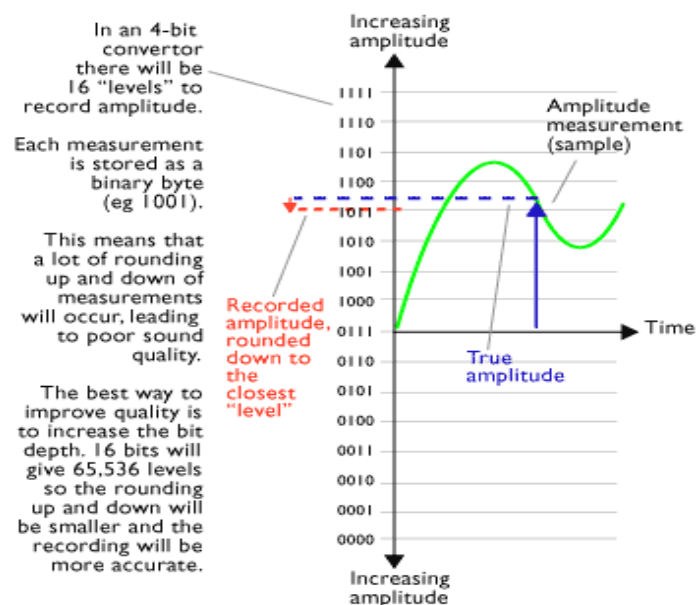
Obrázek 1: Vzorkování signálu

A/D převodník pracuje na principu opakovaného měření amplitudy příchozí zvukové vlny, respektive amplitudy jejího napětí, jež vznikne po průchodu zvukové vlny měničem. Jako měnič si lze představit například mikrofon, kde zvuková vlna působí svým tlakem na membránu. Membrána svým pohybem za pomoci cívky vytváří elektrický náboj. Jak již bylo napsáno výše toto napětí je opakovaně A/D převodníkem měřeno - jedná se o takzvané vzorkování signálu. U reálného A/D převodníku je počet vzorků omezen, lze tak pořídit pouze určité množství vzorků. Postup vzorkování je patrný z obrázku [1]. Horizontální časová osa je rovnoměrně rozdělena na stejné časové úseky a v každém tomto bodě je odebrán jeden vzorek. Právě v tomto momentě dochází ke ztrátě mnoha detailů, neboť ze spojitého

průběhu získáváme pouze množinu diskrétních bodů s intervalem odpovídajícím použité vzorkovací frekvenci. Je potřeba zmínit, že v této fázi musí platit tzv. Shannon-Nyquistův teorém, jenž říká „Přesná rekonstrukce spojitého, frekvenčně omezeného, signálu z jeho vzorků je možná tehdy, pokud byla vzorkovací frekvence vyšší než dvojnásobek nejvyšší harmonické složky vzorkovaného signálu“.[1] Jako příklad může posloužit třeba záznam na CD, u něhož byla vzorkovací frekvence zvolena 44,1 kHz. Lidské ucho je schopno zaznamenat frekvenci maximálně zhruba 20 kHz, byla tedy zvolena dvojnásobná frekvence s určitou rezervou. Jestliže není dodržen tento teorém a vzorkovací frekvence je nižší, může docházet k tzv. aliasingu, kdy výsledný zrekonstruovaný signál je výrazně odlišný od originálního vzorkovaného signálu. Vrátime-li se zpět k procesu vzorkování, pak každému jednotlivému bodu je dle aktuální amplitudy přiřazena jeho binární reprezentace. Výsledkem vzorkovacího procesu je řada bytů zachycujících tvar průběhu. Samotný průběh představuje množství harmonických složek, jež se spojily v jeden celek. Tyto harmonické složky o rozdílných frekvencích pocházejí z různých hudebních nástrojů, zpěvákova hlasu a v neposlední řadě také zachycují akustiku dané místnosti. Všechny tyto složky tvoří jeden přirozeně vytvořený celek, který by posluchač na daném místě vnímal svým uchem a jenž se snažíme co nejvěrněji zachytit. Čím větší je počet vytvořených vzorků, tím snáze z nich lze zrekonstruovat původní signál a zachytit jej detailněji. Počet vytvořených vzorků za sekundu udává vzorkovací kmitočet. Vzorky je potřeba vytvořit přesně, jinak dochází k jevu zvanému jitter. Jedná se o nežádoucí odchylku způsobující změny v čase u každého hodinového cyklu. Dochází tak k posunu vzorků v čase a ty se dostávají do nežádoucí úrovně. Proto zcela klíčovým parametrem je přesnost digitálních hodin, určujících, kdy přesně se vzorky provedou. Jestliže jejich přesnost není dostatečná a dochází ke vzniku jitteru, pak dochází ke ztrátě kvality signálu a k odchylce od originálu.

2.2 Kvantování a vliv na přesnost měření signálu

Měření signálu je založeno na principu zaokrouhlování. Převážně z toho důvodu, že počítače mohou vyjádřit čísla pouze s omezenou přesností, a tak lze vzorky vyjádřit pouze po určitých kvantech. Tento proces se nazývá proto procesem kvantovacím. Pakliže amplituda vzorku nabývá určité hodnoty, pak se volí nejbližší možná bitová reprezentace. Nejbližší hodnota je určena na základě existence tolerančních pásů kolem každé z hodnot na svislé ose. Nestačí tedy vytvořit pouze velké množství vzorků k dosažení nejlepšího "otisku" průběhu, ale je potřeba mít také dostatečný počet bitových hladin k přiřazení.



Obrázek 2: Kvantování signálu

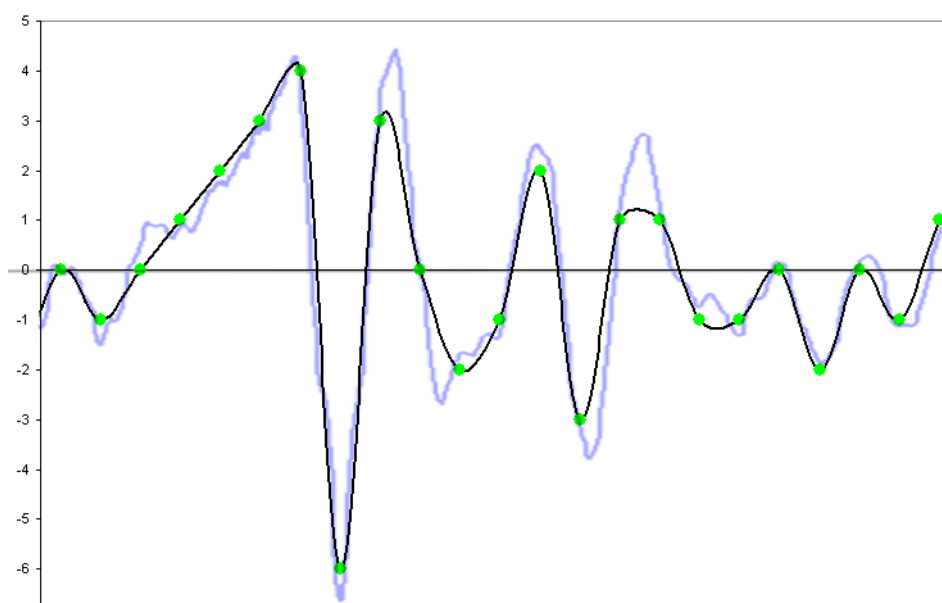
Jestliže se bude jednat o 4-bitový převodník, pak možných bitových reprezentací k zachycení amplitudy bude 16. To znamená, že bude docházet k velkým skokům vlivem kvantování a výsledná nahrávka bude nekvalitní. Zvýšíme-li však bitovou hloubku na 16, z toho vychází 65535 možných kvantizačních hladin. Tímto budou skoky při kvantování menší a nahrávka bude přesnější. V případě CD je bitová hloubka stanovena Redbook standardem na 16-bitů a nemůže být změněna. Na přesnost měření má tedy vliv jak samotná přesnost hardware, tak i bitová hloubka určující počet možných kvantizačních hladin, tedy samotného rozlišení převodníku.

2.3 Kvantizační chyba a kvantizační šum

Kvantováním také došlo ke ztrátě podstatných informací. Vlivem omezeného rozlišení byla zahozena přesná analogová hodnota každého ze vzorků a nahrazena hodnotou kvanta. Jak lze vidět z obrázku 2, kvantované hodnoty se většinou skutečně liší od hodnot vzorkovaných. Jejich rozdíl udává velikost kvantizační chyby a ze které vzniká kvantizační šum. Jedná se o náhodný signál složený z kvantizačních chyb a udává se v dB jako poměr signálu k šumu (SNR). Kvantizační chyby o vysoké amplitudě mohou způsobovat rušení podobné analogovému šumu, zato ty o nízké amplitudě způsobují slyšitelné zkreslení. Jestliže budeme uvažovat, že kvantizační chyba u lineárních převodníků je stejná, typicky se jedná o interval od $+1/2$ až $-1/2$ kvantizační úrovně, pak závisí hodnota kvantizačního šumu jen na velikosti vlastního signálu. Prakticky se vlastně jedná o maximální počet kvantizačních úrovní A/D převodníku. Dle vzorce $SNR_{A/D} = 20 \cdot \log 2^N$, kde N bude bitová hloubka použitého kvantování u CD a bude tedy nabývat hodnoty 16-bit, pak hodnota výsledného odstupu signálu od šumu bude rovna 96,33 dB.

2.4 Digitální signál

Diskretizací původního analogového signálu v obou osách, kdy v časové oblasti bylo provedeno vzorkování - odebrání vzorku amplitudy v přesně definovaných okamžicích a v amplitudové kvantování - úprava amplitudy vzorku na hodnotu kvanta, dochází ke změnám. Po rekonstrukci z digitálního signálu není ve většině případů analogová kopie shodná s originálem signálu. Tento výsledný efekt ilustruje obrázek 3. Modrý průběh představuje původní analogový signál, zelené tečky představují místa vzorkování A/D převodníkem a černý průběh analogový signál po rekonstrukci z jeho digitální podoby.

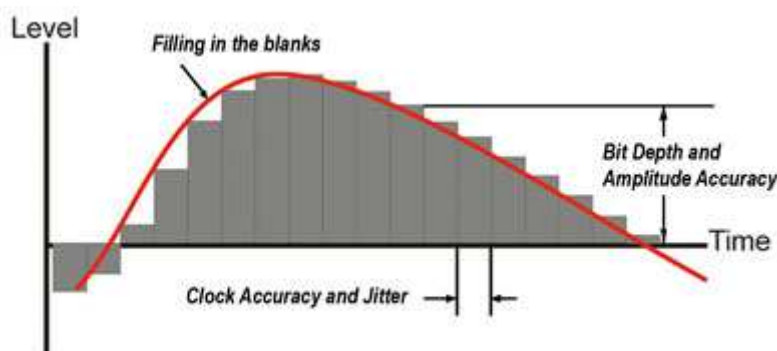


Obrázek 3: Rekonstrukce signálu

Parametry digitálního signálu však byly definitivně určeny samotným A/D převodníkem. Byl stanoven vzorkovací kmitočet a bitová hloubka. Samotná data jsou také poznamenána nedostatky převodníku a tyto chyby již nelze vzít zpět. Data se nyní jeví jako soubor čísel a tento soubor může být již všelijak komprimován nebo zanechán ve své původní formě. Jestliže byla zachována celistvost souboru, pak jsou data předána D/A převodníku ve stejné formě, jako když opustila převodník A/D. Data se tak označují jako bitově dokonalá či bitově perfektní. Častým jevem při zpracování digitálního signálu je ještě před samotným doručením dat D/A převodníku tyto data převést na určitou zadanou vzorkovací frekvenci a bitovou hloubku. Jedná se o takzvanou konverzi vzorkovacího kmitočtu. Dochází k ní většinou v případě PC, kdy uživatel zvolí jinou výstupní vzorkovací frekvenci u ovladačů zvukové karty, bez ohledu na vzorkovací frekvenci nahrávky. Konverze však působí negativně a pouze násobí již původní vnesené chyby A/D převodníkem.

2.5 Digitálně analogový převodník

Dosud zde bylo psáno co se děje při převodu signálu z jeho analogové formy na formu digitální. Všechny tyto procesy se dějí v A/D převodníku umístěném většinou někde v nahrávacím studiu nebo v různých přenosných zařízeních. Můžeme říct, že se jedná o stranu záznamovou či stranu studia. Nyní přichází na řadu strana reprodukce, tedy místo, kde bude jistě umístěn D/A převodník. Jeho funkce spočívá v přečtení dodaných digitálních dat a následné rekonstrukci zpět na signál analogový. Tento proces s sebou nese v podstatě stejné problémy jako proces předchozí. Problémy tak lze shrnout do tří hlavních bodů. Prvním úkolem D/A převodníku je vytvořit přesnou hodnotu napětí podle hodnoty každého vzorku v přijatém souboru, jedná se o vlastní rekonstrukci amplitudy vzorku. Přesnost vytvořené amplitudy závisí na přesnosti převodníku samotného. Druhým úkolem je vytvořit hodnoty napětí přesně v daný čas, ve kterém mají být vytvořeny. Velmi důležitá je tedy přesnost digitálních hodin sloužících k tomuto účelu a tím i množství samotného jitteru. Jak bylo popsáno výše, vlivem kvantizační chyby však přišel každý vzorek o část své amplitudy nebo naopak byla jeho amplituda zvýšena. Také již bylo uvedeno, že jakákoliv hodnota signálu nacházející se mezi vzorky byla ztracena. Na řadu přichází trocha "magie" a zároveň poslední úkol převodníku a to, uhodnout jaká byla kvantizační chyba a vyplnění vzniklých mezer mezi vzorky.



Obrázek 4: Funkce D/A převodníku

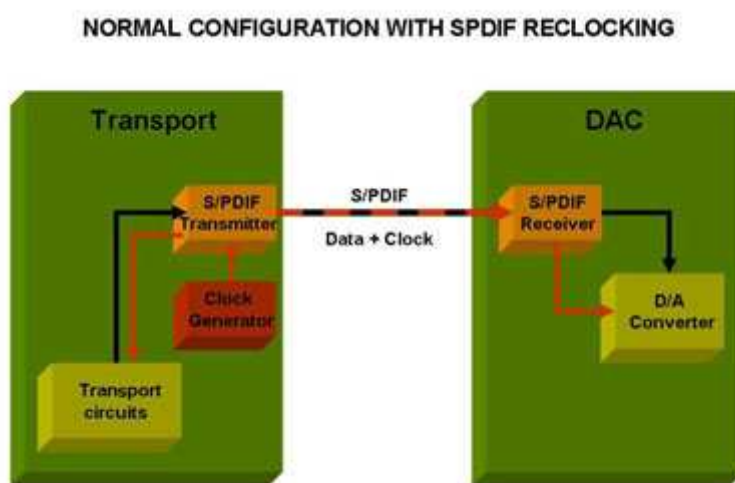
2.5.1 Digitální filtr

Úkolem digitálního filtru není nic jiného, nežli vyplnění mezer mezi vzorky. V principu se jedná o algoritmus, jež zjišťuje co se odehrávalo s digitálním zvukem v předchozím okamžiku a co se bude odehrávat se zvukem v okamžiku následujícím. Díky tomuto je možné signál určitým způsobem do-
tvarovat tak, aby se co nejvíce podobal originálu. Vrátime-li se zpět k tomu, jak převodník může nahlížet na budoucí příchozí vzorky, pak jediným řešením je, že pozdrží výstup. Z toho vyplývá, že D/A převodník způsobuje jisté zpoždění audio signálu.

2.5.2 Digitální hodiny

Jejich funkce spočívá ve smyslu řízení či časování digitálního přenosu. V podstatě říkají, kdy má být vyslán pulz či shluk pulzů při dodržení pevného časového intervalu. Slouží tak jako reference záznamové i přehrávací straně. Digitální hodiny, dále jen hodiny většinou nejsou umístěny na straně D/A převodníku. Hodiny se však zpravidla nachází všude tam, kde je čteno nějaké digitální médium. Jako příklad lze uvést CD či DVD přehrávače nebo i samotné PC. Čas je tak zasílán D/A převodníku společně s digitálními daty, to umožňuje snížit nároky na převodník, ale přináší to jistou degradaci výkonu. Tento způsob je však plošně nejužívanější.

Jedna z běžných konfigurací je zobrazena na obrázku 5, s tím rozdílem, že na straně D/A dochází ještě k vlastnímu vytvoření času pomocí vlastních hodin.

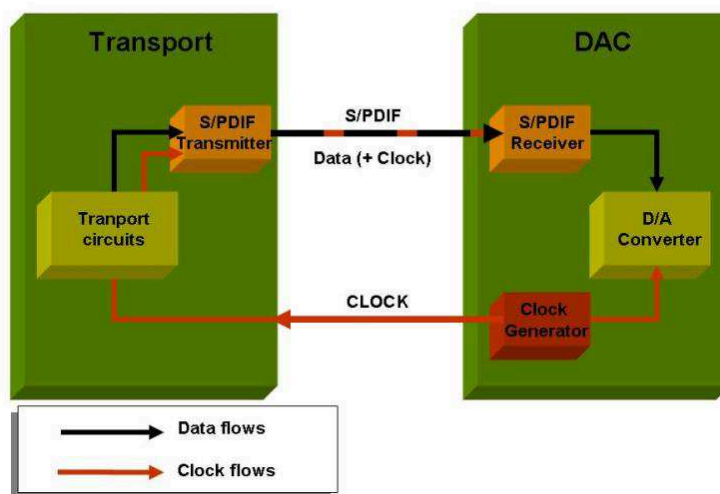


Obrázek 5: Běžná konfigurace s obnovou hodinového signálu

Z obrázku je patrné, že transport obsahuje vlastní obvody potřebné pro samotnou funkci. Transportem rozumíme například CD či DVD přehrávač. Následuje generátor hodin a vysílač S/PDIF signálu, o kterém bude psáno později. Na straně D/A převodníku se nachází přijímač S/PDIF a obvody potřebné pro funkci převodníku doplněné popř. o vlastní generátor hodin včetně vyrovnávací paměti pro příchozí data - tehdy se jedná o znovu vytvoření času S/PDIF signálu. Tento způsob se jeví jako velice výhodný, neboť převodník si vytváří vlastní hodinový signál a stává se nezávislým na přesnosti hodin zdroje. Toho dosahuje díky vlastní vyrovnávací paměti, do které ukládá příchozí data ze zdroje a až následně je čte už za použití vlastního času.

Další z možných konfigurací se snaží vyřešit nedostatky předchozí. Ty spočívaly v rozdílnosti frekvencí hodin, zatímco hodiny zdroje dosahovali určité frekvence, vnitřně vytvořená frekvence hodin D/A převodníku nabývala jiné hodnoty. Jestliže však tyto frekvence nabývají odlišných hodnot, lze předpokládat vnik šumu. Následující řešení na obrázku 6. tak nejen tyto nedostatky řeší, ale také zvyšuje přesnost časování.

“CLOCK BACKWARDS” CONFIGURATION



Obrázek 6: Obnovení hodinového signálu a zpětná synchronizace

Řešení využívá principu vyvedení hodin sběrnice I2S mimo samotný D/A převodník. Tyto vlastní hodiny převodníku jsou přivedeny do transportu, kde dojde k jejich synchronizaci s hodinami transportu. Tím se dosáhne eliminace problému se vzniklým šumem v případě mírně rozdílných frekvencí hodin. Toto řešení navíc poskytuje i lepší časovací parametry. Využít lze také řešení opačné, kdy jsou vyvedeny hodiny transportu a k synchronizaci dochází v převodníku.

Jedno z dalších možných řešení je použít externí hodiny, jež se nenacházejí ani v transportu, ani v převodníku. Jedná se o samostatné zařízení, které je napojeno na transport i převodník a řídí časování celé komunikace. Toto řešení lze považovat jako jedno z nejkvalitnějších. Výsledkem je naprostá modularita celého systému. Jako nevýhodu lze například uvést přítomnost dalšího zařízení a zvýšení počtu kabeláže. Podmínkou tohoto řešení také je, že transport musí podporovat připojení vnějších hodin. Tato možnost se objevuje až u zařízení vyšších kvalit a také vyšší ceny. Více o možnostech práce s hodinovým signálem se lze dočíst ve [2].

2.5.3 Přesnost D/A převodníku

Stejně jako je důležitá přesnost hodin, je důležitá i přesnost převodníku. Stejně jako lze slyšet drobné odchylky v čase, pak lze slyšet i chyby v amplitudě. Přesnost je dána odchylkou od ideální převodní charakteristiky. Často se udává poměrná velikost odchylky vztažená k celkovému rozsahu převodníku. Ta udává závislost mezi vstupním datovým slovem a výstupní analogovou veličinou. Celková přesnost převodníku je velmi závislá na stabilitě zdroje napětí. Přesnost také závisí na kvalitě použitých komponent a zvláště na použité architektuře převodníku. O dalších vlastnostech D/A převodníku pojednává [9]. Skoro většina dnešních převodníků je typu Sigma-Delta. Výhody této architektury spočívají ve vynikající průměrné přesnosti většiny vzorků. Existují i architektury jako Ladder, tedy volně přeloženo žebříkový D/A převodník. Ten dosahuje podobné přesnosti s tím rozdílem, že tato přesnost je dosažena u každého vzorku.

2.5.4 Druhy D/A převodníků a jejich princip

Jak už bylo psáno, D/A převodník je obvod rekonstruuující digitální reprezentaci vzorků amplitudy audio signálu v analogovou reprezentaci ekvivalentní reprodukovánému zvuku. Amplituda je vyjádřena číselně, tedy například jako 16-bit slovo a jednotlivé vzorky amplitudy se objevují v závislosti na vzorkovacím kmitočtu. Budeme-li uvažovat vzorkovací kmitočet 44,1kHz, pak se vzorky objevují 44100krát za sekundu. Tento proces si můžeme představit na příkladu nekonečného pásového dopravníku. Dopravník přibližuje prázdné láhve směrem k plnicímu zařízení. Objem láhve je daný bitovou hloubkou a je stejný pro všechny láhve. Rychlost s jakou se pohybují je určena vzorkovacím kmitočtem. Úkolem D/A převodníku je naplnit každou z láhví na hladinu specifikovanou audio signálem. K tomuto účelu se většinou používají metody jako Sigma Delta, Ladder (žebřík) nebo exotická řešení jako MSB Sign Magnitude Ladder (žebřík s vyznačením hodnot).



Obrázek 7: Ilustrace plnicího pásu

2.5.4.1 Sigma Delta Singlebit D/A

Základní koncepce sigma-delta obsahuje vstupní filtr, modulátor sigma delta, jednobitový či vícebitový převodník D/A a výstupní antialiasingový analogový filtr. Ten vyhlazuje průběh výstupního signálu a odstraňuje nežádoucí vysokofrekvenční složky, které se do signálu dostaly vzorkováním a chybami digitálního řetězce. Princip činnosti lze přiblížit pomocí analogie s plnicím pásem. Každá láhev je naplněna na určenou hladinu za pomoci mnoha měřících šálků. Při použití jednobitových šálků, je šálek buďto plný nebo prázdný. Je-li hodnota převzorkování rovna 64, odpovídá šálek $\frac{1}{64}$ objemu láhve. Tento šálek je však stále příliš velký. Aby byl šálek dostatečně přesný, musel by dosahovat $\frac{1}{2^{16}}$ objemu láhve. Rychlost linky odpovídá vzorkovacímu kmitočtu, tedy 44100krát za sekundu. Výsledkem je, že v každé láhvi něco přebývá a v jiné zase chybí. Ovšem láhví je velké množství, a tak ve výsledku vychází velmi dobrá průměrná přesnost za předpokladu použití agresivního výstupního filtru.

2.5.4.2 Ladder D/A

Převodníky tohoto typu mohou využívat rezistorovou síť R-2R nebo její modifikace, popřípadě pracují s využitím n počtu proudových zdrojů. Žebříkový D/A převodník je od toho Sigma Delta odlišný v tom ohledu, že nemá k dispozici pouze jeden rozměr šálku, ale má jich nepřeberné množství (sít rezistorových hodnot, různé hodnoty proudu). Od velmi malých až po ty největší. Díky kombinaci těchto šálků je možné dosáhnout naprosto přesné hladiny v láhvi. Již není zapotřebí žádný filtr, ale přesnost je dána souhrnnou chybou všech použitých šálků.

2.5.4.3 MSB Sign Magnitude Ladder D/A

Jedná se vylepšení žebříkového převodníku. Sklenice jsou po naplnění většinou plné z 1/2. Z tohoto předpokladu se vychází a při plnění již přichází sklenice přibližně z poloviny plná a doplňuje se pouze malé množství k dosažení požadované hladiny. Tak je dosaženo vyšší přesnosti. Více o MSB technologii je uvedeno v [3].

3 Standarty pro digitální audio propojení

3.1 S/PDIF

Jedná se o tzv. Sony/Philips Digital Interface Format. Předně navržen firmami Sony a Philips. S/PDIF je standardizován ve IEC 60958 jako IEC 60958 typ II. Je to druh digitálního kabelového propojení používaném zejména u konzumní audio elektroniky. Slouží pro přenos digitálního audia na krátkou vzdálenost. Zpravidla se jedná o jednotky metrů. Signál je přenášen buďto koaxiálním kabelem s konektory RCA nebo pomocí optického kabelu s konektory TOSLINK. S/PDIF je založen na profesionálně zaměřeném AES3 propojovacím standartu, aby sloužil jako propojení domácích Hi-fi systémů a domácích kin.

Rozhraní S/PDIF může přenášet dvoukanálové PCM audio v nekomprimovaném formátu nebo komprimovaný 5.1/7.1 prostorový zvuk kodeku DTS audio nebo Dolby Digital. Kvůli vyšší požadované maximální propustnosti však již není schopen přenést bezztrátové formáty typu Dolby TrueHD nebo DTS-HD Master Audio.

Pokud bychom se podívali na S/PDIF z pohledu referenčního modelu ISO/OSI, pak bychom mohli říci, že se jedná o protokol linkové vrstvy a o sadu specifikací vrstvy fyzické pro přenos digitálního audio signálu mezi zařízeními a komponent pomocí metalického či optického propojení.

3.1.1 Použití

Běžným příkladem použití rozhraní S/PDIF je přenos komprimovaného digitálního audia jak je určeno ve standartu IEC 61937. V tomto režimu je na výstup DVD přehrávače či PC připojen systém domácího kina podporující kodeky Dolby Digital či DTS surround sound. Druhý z možných způsobů je využití rozhraní k přenosu nekomprimovaného dvoukanálového formátu PCM audio z CD přehrávače do přijímače se zesilovačem.

3.1.2 Hardware

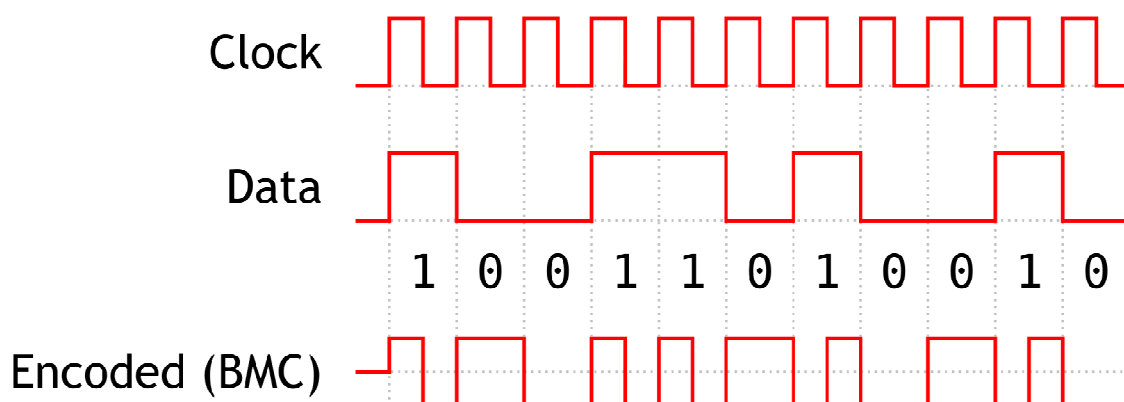
Standart S/PDIF byl vytvořen na základě hlavního standartu AES3, jež se užívá pro propojení profesionálního audio vybavení. Cílem standardizačních komisí bylo navrhnout standarty sobě navzájem co nejvíce podobné, aby bylo možné zachovat podobný nebo stejný design rozhraní integrovaných obvodů. Protokolová část S/PDIF standartu zůstala prakticky identická s tím rozdílem, že poskytuje ochranu vůči kopírování. Největších změn doznaly konektory, kdy místo konektorů XLR byly zvoleny konektory RCA a TOSLINK. Pořizovací cena obou typů konektorů je v porovnání s XLR nižší. Barevné označení v případě RCA je oranžové z důvodů odlišení od RCA konektorů využívající se ke kompozitnímu zapojení pro video. Změn doznal i typ použité kabeláže. Kdy původní symetrický kroucený pár o impedanci 110Ω nahradil běžnější koaxiální kabel o typické impedanci 75Ω. Místo konektoru BNC v případě AES3 nesymetrického typu byl zvolen také konektor RCA, který je daleko běžnější v komerčních aplikacích. Přehledné porovnání standartu S/PDIF a AES3 uvádí Tabulka 1.

	Symetrický AES3	Nesymetrický AES3	S/PDIF
Kabeláž	110Ω STP	75Ω Coax	75Ω Coax nebo optické vlákno
Konektory	3-pinový XLR	BNC	RCA nebo TOSLINK
Výstupní úroveň [V]	2 - 7 V špička-špička	1,0 - 1,2 V špička-špička	0,5 - 0,6 V špička-špička
Minimální vstupní úroveň [V]	0,2 V	0,32 V	0,2 V
Maximální vzdálenost [m]	100m	1000m	10m
Druh modulace	Dvoufázový Mark kód	Dvoufázový Mark kód	Dvoufázový Mark kód
Subcode informace	ASCII id. Text	ASCII id. Text	SCMS ochrana proti kopírování
Maximální rozlišení	24 bitů	24 bitů	20 bitů (volitelně 24 bitů)

Tabulka 1: Hlavní rozdíly mezi AES3 a S/PDIF

3.1.3 Protokol

Standart S/PDIF je využíván k přenosu několika digitálních signálů v několika formátech. Jeden z nejvíce používaných je formát o vzorkovací frekvenci 48kHz pro DVD a formát 44,1kHz používaný u audio CD. U těchto formátů včetně těch ostatních není určen jejich datový tok. Data jsou přenášena za pomoci dvoufázového Mark kódu (Obrázek 8.). Kdy logická 1 je reprezentována průběhem za poloviční bitový čas, kdežto logická 0 využívá k přechodům celý bitový čas. Díky tomu lze získat původní hodinový čas z příchozího signálu.



Obrázek 8: Dvoufázový Mark kód (Biphase mark coding)

Standart S/PDIF je schopen přenést audio datový proud o rozlišení 20bit včetně další dodatečných informací. Pakliže má zdroj nižší rozlišení než 20 bitů, pak jsou zbylé bity nastaveny na 0. Přidáním čtyř bitů navíc je však možné přenést i vzorky o rozlišení 24 bitů.

3.1.4 Kanálová informace

Spíše známá jako Channel status bit. Je součástí kanálového rámce, který se nachází v každém 384 bitovém audio bloku. Význam této kanálové informace je v porovnání s AES3 standardem zcela odlišný. V případě S/PDIF je každý ze 192 bitových bloků pro jeden kanál rozdělen na 12 slov po 16-ti bitech. Prvních 6 bitů prvního slova tvoří kontrolní kód. Význam jednotlivých bitů je uveden v Tabulce 2. Zbylé bity 8 až 14 tvoří 7-mi bitový kód indikující typ zdroje. Poslední patnáctý bit je tzv. L-bit. Ten většinou indikuje, zda se jedná o audio originál nebo kopii. V případě originálu je možné vytvoření jedné kopie. Pokud by se jednalo o kopii, pak již není možné vytvářet další kopie. L-bit je aktivní pouze tehdy, je-li nastaven bit 2 na hodnotu 0. Pak se jedná o audio s nemožností jeho kopie. Hodnotu L-bitu také ovlivňuje typ média. S povolením zápisu je L-bit nastaven na 1 u médií typu DVD-R či DVD-RW a na 0 v případě médií typu CD-R, CD-RW a DVD.

Bit	Nenastaven (0)	Nastaven (1)
0	Spotřební S/PDIF	Profesionální AES3 - změna kontrolního slova
1	Normální	Komprimovaná data
2	Kopie zakázána	Kopie povolena
3	2 kanály	4 kanály
4	-	-
5	Bez pre-emphasis	Pre-emphasis
6 až 7	Definují následující byty, vždy 0	
8 až 14	Druh audio zdroje (obecný, CD-DA, DVD aj.)	
15	L-bit, originál nebo kopie	

Tabulka 2: Obsah kontrolního slova

3.1.5 Omezení

Jedním z omezení je, že přijímač nemůže kontrolovat datový tok, musí se tak vyvarovat výpadků bitů a to synchronizací s hodinami zdroje. Zároveň nemůže zcela oddělit konečný signál od vlivu analogových charakteristik zdroje či propojení, i když samotná digitální audio data mohou být přeneseny bez ztrát. Zdrojový hodinový signál může obsahovat jitter nebo šum a také může být zkreslen použitou kabeláží. To vše podstatným způsobem ovlivňuje proces obnovy hodinového signálu. Pokud D/A převodník nemá k dispozici vhodný stabilní zdroj referenčních hodin může tak docházet k výskytu šumu ve výsledném analogovém signálu. Z tohoto důvodu uplatňují přijímače různé postupy k omezení těchto vlivů. Několik těchto postupů bylo popsáno v kapitole 2.5.2 Digitální hodiny.

3.2 AES3

Jedná se o standart vytvořený k výměně digitálních audio dat mezi zařízeními profesionální audio techniky. Je znám také jako AES/EBU standart. AES3 byl vytvořen organizacemi Audio Engineering Society (AES) a European Broadcasting Union (EBU). Standart AES3 je schopen přenést dva kanály ve formátu PCM audio několika typy přenosových medií včetně symetrických, nesymetrických linek a optických vláken. Samotný standart byl vytvořen v roce 1985 a prošel revizí v letech 1992 a 2003. AES3 byl také začleněn do International Electrotechnical Commission pod standardem IEC 60958. Jeho spotřebitelská varianta se všeobecně zná jako S/PDIF.

3.2.1 Historie a vývoj

Vývoj standartu začal již v roce 1970 vzájemnou spoluprací Audio Engineering a European Broadcasting Union. Cílem bylo vytvořit standart vhodný jak pro propojení profesionální audio techniky tak té komerční. Výsledkem snažení bylo vydání standartu s názvem AES3 v roce 1985. Od této doby je také znám jako standart AES/EBU. Existující varianty se liší druhem spojení, zvláště se jedná o komerční variantu AES3 S/PDIF, určenou k propojení Hi-Fi domácích zařízení a specifikovanou v IEC 60958.

Standart prošel revizí v letech 1992 a 2003 a je uveden v obou verzích AES a EBU. Celosvětově se jedná o všeobecně nejpoužívanější metodu digitálního propojení audio vybavení.

3.2.2 Typy propojení

Standart AES3 definuje celkem 3 možné varianty propojení dle mezinárodního standardu IEC 60958. Konkrétně se jedná o IEC 60958 Typ I - symetrický XLR, IEC 60958 Typ II - nesymetrický RCA a IEC 60958 Typ II - optické vlákno F05/TOSLINK.

3.2.2.1 IEC 60958 Typ I - symetrický XLR

Typ I využívá k propojení 3-vodičový symetrický kroucený pár s impedancí 110Ω zakončený konektory typu XLR. Typ I je nejvíce využíván v profesionálních instalacích

	Kabelové zakončení	Zařízení
Vstup	XLR samec zásuvka	XLR samice jack
Výstup	XLR samice zásuvka	XLR samec jack

Tabulka 3: Typ I - konektorové zakončení

3.2.2.2 IEC 60958 Typ I - nesymetrický RCA

Typ II využívá k propojení 2-vodičový nesymetrický koaxiální kabel s impedancí 75Ω zakončený konektory typu RCA. Typ II je běžně používán v komerčních audio instalacích a je označován jako Coaxiální S/PDIF.

	Kabelové zakončení	Zařízení
Vstup	RCA samec zásuvka	RCA samice jack
Výstup	RCA samec zásuvka	RCA samice jack

Tabulka 4: Typ II - konektorové zakončení

3.2.2.3 IEC 60958 Typ II - optické vlákno F05/TOSLINK.

Optický Typ II využívá k propojení optické vlákno, které má obvykle jádro tvořené z plastu, ale může být tvořeno i sklem. Optické vlákno je zakončeno konektory typu F05, které jsou spíše známe podle jejich výrobce Toshiba jako konektory TOSLINK. Stejně jako nesymetrický Typ II, je i optický Typ II používán zejména v komerčních audio instalacích a tedy je nazýván jako Optický S/PDIF.

	Kabelové zakončení	Zařízení
Vstup	F05/TOSLINK samec zásuvka	F05/TOSLINK samice jack
Výstup	F05/TOSLINK samec zásuvka	F05/TOSLINK samice jack

Tabulka 5: Typ II Optické zakončení

3.2.3 Standart AES-3id

Standart AES-3id definuje ještě další variantu propojení. Jedná se o propojení pomocí 75Ω koaxiálního kabelu zakončeného konektory typu BNC. Využívá se tak stejná kabeláž, zakončení a infrastruktura jako pro přenos analogového či digitálního videa a která je běžná ve vysílacím průmyslu.

Digitální audio v AES3 formátu navíc lze přenést v síti pracující v asynchronním přenosovém režimu. Jako další možné způsoby spojení spíše z hlediska telekomunikací lze uvést například konkrétní paketo-
vání AES3 rámců do ATM buněk, jimž se zabývá standart AES47. Rozšířenou synchronizací digitálních audio struktur uvedenou ve standartu AES11 a nebo vkládání jedinečných identifikátorů do AES3 bitového toku, definovanou v AES52.

3.2.4 Porovnání s S/PDIF

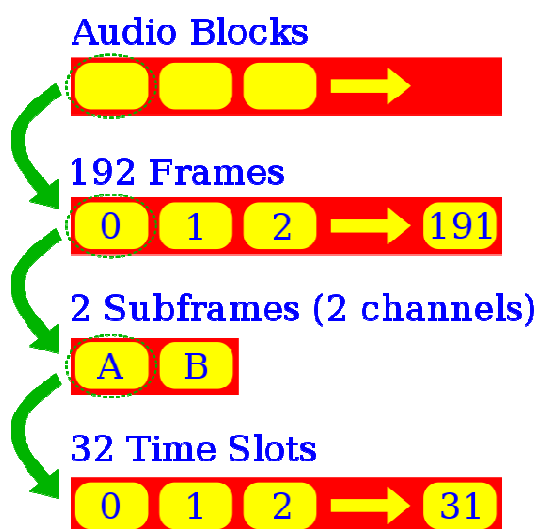
Předchůdcem specifikace IEC 60958 Typ II byl standart Sony/Philips Digital Interface taky známý jako S/PDIF. S/PDIF a AES3 standardy jsou si v mnoha ohledech podobné a vzájemně zaměnitelné na protokolové úrovni. Co se týče úrovně fyzické, zde se jedná o rozdílné standardy, definující rozdílné úrovně elektrických signálů.

3.2.5 Protokol

Standart AES/EBU byl navržen pro podporu stereo audia kódovaného pomocí PCM ve formátech 48kHz (DVD) a 44,1kHz (CD). Standart AES/EBU dovoluje jakýkoliv datový tok a data společně s hodinovým signálem kóduje dohromady za pomoci dvoufázového Mark kódu.

V samotném protokolu jsou data reprezentována v řadě po sobě jdoucích audio bloků. Každý audio blok se skládá z řady 192 rámců. Data obsažena v každém rámcu jsou shromážděna do formy metadat pro každý audio blok.

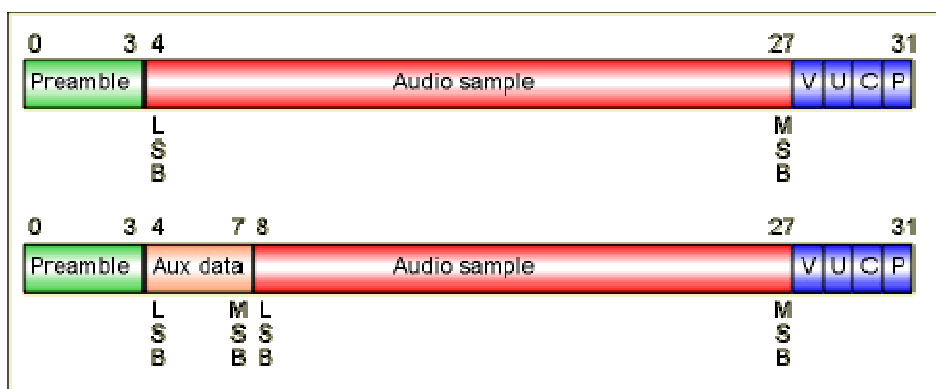
Rámec tvořený ze 64 časových slotů je zpracován během daného vzorkovacího času. Tímto je udána i potřebná rychlost hodin. Samotný rámec je ještě rozdělen na dva podrámce obsahující tak 32 časových slotů, z nichž každý obsahuje jeden vzorek. Význam podrámců lze spatřit v potřebě rozdělení na kanály, tedy na Levý A kanál a pravý B kanál. Jak již bylo řečeno, každý z podrámců nabývá 32 časových slotů. Každý ze dvou symbolů obsahuje buď 1bit kódovaný pomocí dvoufázového Mark kódu nebo synchronizační preambuli. V každém podrámcu mohou audio data využívat maximálně 24 bitů.



Obrázek 9: Protokol AES/EBU

Pro vzorkovací frekvenci 48kHz bude počet audio bloků roven 250 za sekundu. Datový tok bude roven 3072 kbit za sekundu s dvoufázovým časováním 6,144 MHz.

Využití jednotlivých časových slotů v podrámcích popisuje Tabulka 6. U každého bitu nebo sadě bitů je uvedena stručná definice.



Obrázek 10: Využití podrámce bez a s pomocným vzorkem

Časový slot	Název	Popis
0 až 3	Preamble	Synchronizační preamble pro audio bloky, rámce a podrámce (není kodována Mark kódem)
4 až 7	Pomocný vzorek	Volitelný pomocný kanál o nízké kvalitě. Využití typicky pro mluvený komentář.
8 až 27 nebo 4 až 27	Audio vzorek	Jeden vzorek uložený od nejnižší významného bitu LSB po nejvyšší významný bit MSB. Pokud je využitý pomocný vzorek, pak bity 4 až 7 nejsou součástí audio vzorku. V případě dat s menší bitovou hloubkou jsou nevyužité bity vyplněny 0 směrem k LSB.
28	Validita (V)	V případě správnosti dat není nastavena. V případě výskytu poškozených vzorků může přijímající zařízení přejít do stavu mute. Využíváno zejména CD přehrávači místo opravy chyb.
29	Uživatelská data (U)	Druh sériového datového proudu pro každý z kanálů, specifikaci formátu udává slovo stavu kanálu
30	Stav kanálu (C)	Bitů každého rámce z audio bloků jsou shromážděny a dávají dohromady 192 bitové slovo stavu kanálu. Jeho konkrétní forma závisí na použití AES/EBU nebo S/PDIF.
31	Parita (P)	Pro detekci případných chyb během přenosu. Parita je nastavena v případě, že bity 4 až 30 mají lichou paritu. Pokud se bude jednat o bity 4 až 31, pak bude nastavena v případě parity sudé.

Tabulka 6: Využití jednotlivých časových slotů

3.2.6 Synchronizační preamble

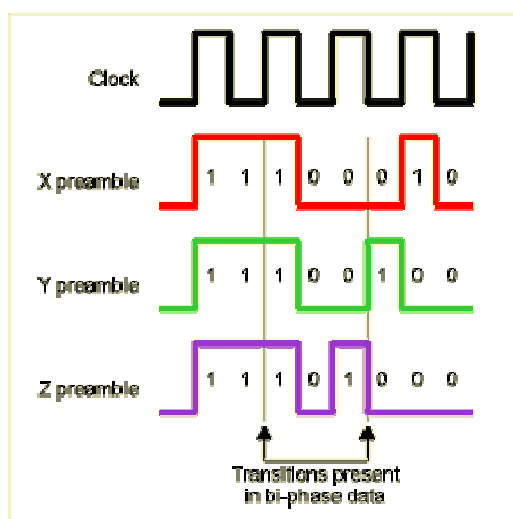
Cílem této speciální části kódu je identifikace podrámce a jejich pozice uvnitř audio bloků. Na tuto část se nevztahuje BMC kódování. Jsou možné tři formy preambulí a to:

X (nebo M) v binárním formátu 11100010 pokud byl předchozí slot 0, jinak 00011101 pro 1. Označuje slovo pro kanál A (levý kanál) jinak než na začátku audio bloku.

Y (nebo W) v binárním formátu 11100100 pokud byl předchozí slot 0, jinak 00011011 pro 1. Označuje slovo pro kanál B (pravý kanál).

Z (nebo B) v binárním formátu 11101000 pokud byl předchozí slot 0, jinak 00010111 pro 1. Označuje slovo pro kanál A (levý kanál) na začátku audio bloku po vyslání 191 rámců. Nahrazuje tak znak X, který by jinak byl na následující 192.pozici.

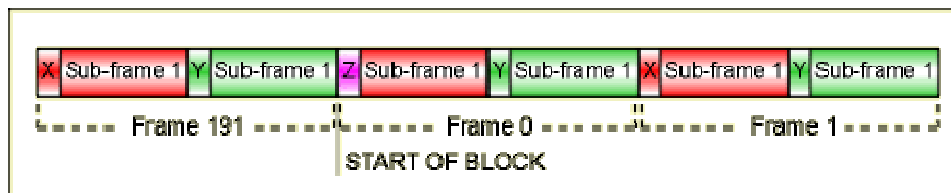
Pro lepší pochopení jsou zde uvedeny obrázky 11 a 12. Obrázek 11 ilustruje konkrétní formu preambulí a Obrázek 12 zobrazuje typické pořadí rámců včetně umístění značek.



Obrázek 11: Možné formy preamble

Značení preambulí je dle AES3 standartu X, Y a Z. Rozšíření AES standartu IEC 958 definuje značení jako M, W a B.

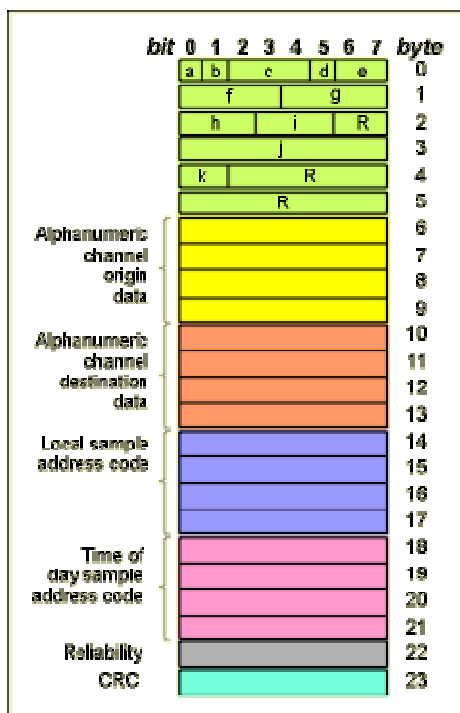
Vysílání 8 bitových preambulí je provedeno v čase. Proces je realizován umístěním preambulí do prvních čtyř časových slotů každého z podrámců. Konkrétně se jedná se o sloty 0 až 3. Jakákoliv ze značek označuje začátek podrámcu. Značky X nebo Y označují začátek rámcu a značka Z označuje místo počátku audio bloku. Možné uspořádání zobrazuje Obrázek 12.



Obrázek 12: Typické pořadí rámců a značek

3.2.7 Stavové slovo kanálu

Jak bylo nastíněno v Tabulce 6, tak v každém podrámci se nachází jeden bit stavu kanálu. Ty dohromady tvoří jedno 192 bitové slovo pro každý z kanálů v bloku. Obsah tohoto slova se odvíjí v závislosti na použitém standartu. Jinak tedy vypadá slovo pro standart AES3 a jinak pro S/PDIF. Standart AES3 udává stavové slovo kanálu jako posloupnost 24 slov o délce 8 bitů. Jedná se o byte 0 až 23. Prvních 6 bytů obsahuje informace o samotném přenášeném audiu. Namátkou lze zmínit třeba vzorkovací frekvenci, jedná se o mono či stereo nebo je-li využit 4 bitový pomocný vzorek a kolik bitů zbývá pro audio data. Zbývající byty mohou obsahovat 7 bitovou ASCII informaci o zdrojové a cílové adrese apod. Detailní obsah stavového slova je uveden v [4] a [5].



Obrázek 13: Podoba stavového slova

3.2.7.1 Porovnání se stavovým slovem S/PDIF

Je-li nastaven první bit prvního bytu (Obrázek 13. - bit a) na hodnotu 1, pak se jedná o variantu AES/EBU. Standard S/PDIF má s AES/EBU mnoho společného, tedy včetně dvoufázového kódování, preamble a blokové struktury. Podstatně se ovšem od sebe liší ve formátu stavového slova. Jestliže bude bit a nastaven na hodnotu 0, pak se zbývající data ve slově využijí odlišným způsobem. Budou rozdělena na 6 jednobitových slov a jedno dvoubitové slovo. Zde se umístí informace o přenášeném audiu a zbývající byty 4 až 23 zůstanou v případě S/PDIF formátu nevyužity.

3.2.7.2 Vložení časového kódu v AES/EBU

AES/EBU umožňuje k digitálnímu audio signálu vložit tzv. SMPTE časovou známku. Ta může být využita k synchronizaci, identifikaci či logování audio obsahu. Časová známka je vložena ve 32 bitovém formátu slova v bytech 18 až 21. (Obrázek 13)

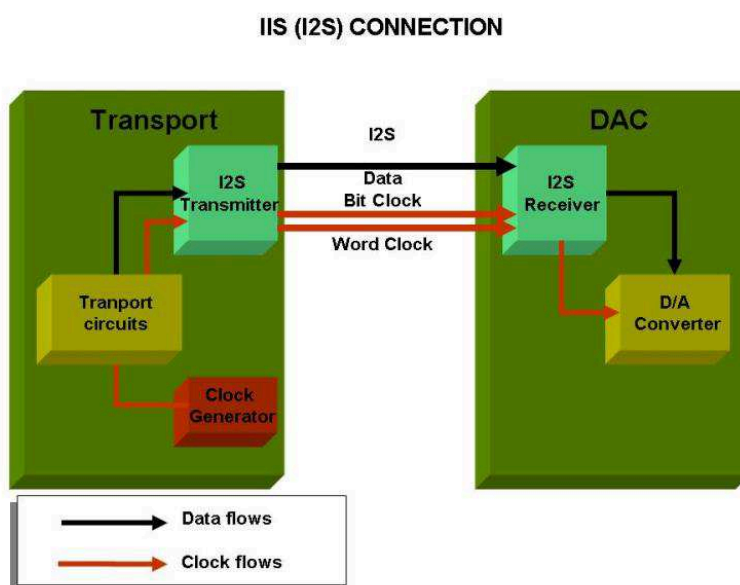
3.3 I²S

Je elektrický standard a rozhraní využívající se k propojení digitálních audio zařízení. Je znám také jako Inter-IC Sound či Integrated Interchip Sound. Standard byl uveřejněn v roce 1986 firmou Philips a v roce 1996 prošel revizí. Jedná se o sériovou sběrnici pro komunikaci mezi integrovanými obvody nebo zařízeními pomocí PCM audia. Sběrnice I2S odděluje hodinový signál od datového signálu, což vede k nižšímu výskytu jitteru. Nejedná se tedy o princip sloučení dat a hodinového signálu v jeden signál, jako tomu bylo u předchozích dvou standardů. I2S pracuje v režimu Master a Slave zařízení.

3.3.1 Protokol

Sběrnice I2S se skládá ze tří linek. Jako první je vhodné zmínit linku vedoucí bitový hodinový signál (BCK nebo SCK) o určité frekvenci. Tato frekvence je ovlivněna vzorkovací frekvencí, počtem bitů na kanál a také počtem kanálů. Jako příklad lze uvést formát CD, zde se jedná o vzorkovací frekvenci 44,1kHz, rozlišení 16 bitů a 2 kanály. Výsledná frekvence hodin bude $44,1 \times 16 \times 2 = 1,4112\text{MHz}$. Další v pořadí je levý-pravý hodinový signál (LRCLK). Ten udává jestli je v daný okamžik poslán levý nebo pravý kanál. Specifikace I2S stanovuje, že po dobu stavu 1 na této lince je zasílán pravý kanál a po dobu stavu 0 kanál levý. Další linkou je linka datová. Data jsou kódována pomocí dvojkového doplňku a jsou řazena od nejvýše významného bitu (MSB) po nejméně významný bit (LSB). Obvyklou součástí sběrnice I2S je i hlavní hodinový signál (MCK), jenž většinou odpovídá $256 \times \text{LRCLK}$.

Sběrnice I2S se také může použít jako alternativní spojení mezi CD přehrávačem a D/A převodníkem,



Obrázek 14: I2S propojení mezi CD transportem a D/A převodníkem

nejedná se však o standardizované propojení. Závisí tak na výrobci a konkrétní aplikaci.

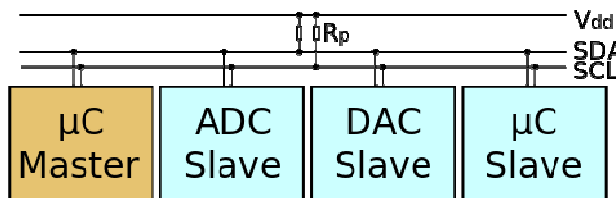
4 Sběrnice

4.1 I²C

Sběrnice I2C je známa také jako Inter-Integrated Circuit. Jedná se o sběrnici vyvinutou firmou Philips a využívá se zejména u mikropočítačů nebo jako nízko rychlostní propojení periférií k základním deskám a u dalších digitálních zařízení. Tento typ sběrnice je velmi rozšířený v oblasti mikropočítačů a od roku 1990 je implementována v produktech firem jako Texas Instruments, STMicroelectronics, Motorola, NEC a jiných. Standart prošel mnoha revizemi, poslední datovaná verze je Verze 6 z roku 2014.

4.1.1 Protokol

Sběrnice I2C využívá obousměrné sériové linky s otevřeným kanálem. Jedná se o linku datovou (SDA) a linku hodinového signálu (SCL). Obě linky využívají pull-up rezistory, kdy ve stavu nečinnosti zůstane na linkách úroveň log. 1. Tak lze zároveň zjistit, zda nedošlo k poruše. Sběrnice I2C obvykle využívá 7 nebo 10 bitový adresní prostor, ale záleží na aplikaci konkrétním zařízení. Běžná rychlost sběrnice ve standardním módu je 100kbit/s, poslední revize dovoluje také vysokorychlostní režim až 3,4 Mbit/s. Maximální počet zařízení sdílející datovou linku je omezen velikostí adresního prostoru a z důvodu kapacity linky je možné překlenout vzdálenost maximálně několik metrů. Jednotlivá zařízení mohou pracovat v jednom ze dvou režimů. Jedná se o režim Master a Slave. V režimu Master zařízení vytváří hodinový signál a začíná komunikaci s podřízenými zařízeními. V režimu Slave zařízení přijímá hodinový signál a v případě zaadresování komunikuje s hlavním zařízením.



Obrázek 15: Sběrnice I2C

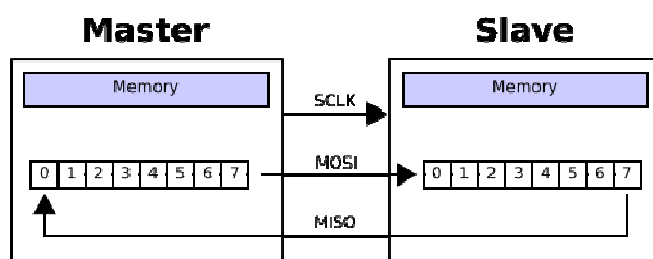
Master zařízení zasílá zprávu složenou ze start bitu, následovaného 7 bitovou adresou slave zařízení. Zpráva je zakončena bitem reprezentujícím čtení či zápis do slave zařízení. Start bit je reprezentován přechodem na lince SDA z úrovně 1 do 0 při úrovni 1 linky SCL. Slave zařízení vysílá potvrzení příjmu (ACK) a Master pokračuje v komunikaci s daným zařízením. Master končí komunikaci stop bitem. Stop bit je realizován přechodem linky SDA z úrovně 0 do 1 při SCL 1. Ostatní přechody linky SDA při komunikaci jsou realizovány vždy při SCL v úrovni 0. Formát adresy a dat je vysílán od nejvyšší významného bitu (MSB). Popis výše platí v případě zápisu do slave zařízení, v případě čtení je průběh komunikace podobný. V případě čtení ze slave zařízení vysílá zařízení master bit ACK při každém přijatém bytu. Na sběrnici I2C se může kromě mnoha slave zařízení nacházet i více master zařízení, jedná se tak zároveň o multi-master sběrnici. Více o protokolu a sběrnici I2C v [6].

4.2 SPI

Serial Peripheral Interface je synchronní sériová datová sběrnice firmy Motorola. Jedná se o sběrnici k propojení embedded zařízení, senzorů aj. Sběrnice umožňuje komunikaci pouze jednoho master zařízení s více slave zařízeními, je tak typu single-master. Stejně jako sběrnice I2C se používá pro překlenutí krátkých vzdáleností mezi jednotlivými zařízeními.

4.2.1 Protokol

Zařízení mohou komunikovat v režimu master nebo slave, kdy režim master zahajuje komunikaci. Každé slave zařízení musí mít vlastní linku pro jeho výběr ke komunikaci. Adresace tak probíhá na základě výběru select linky daného slave zařízení, nikoliv zasíláním bitové adresy datovou linkou, jako je tomu v případě sběrnice I2C. Sběrnice SPI definuje čtyři linky: sériový hodinový signál (SCLK), master výstup - slave vstup (MOSI), master vstup - slave výstup (MISO) a výběr slave zařízení (SS). Prvním krokem komunikace je přechod z log. 1 do log. 0 na lince SS iniciovaný master zařízením. Linka SS je aktivní v nule, dochází tak k výběru daného slave obvodu. Výstup (MISO) nevybraných slave zařízení zůstává ve stavu vysoké impedance. Ten je dán přítomností třístavového výstupu u těchto obvodů. V případě nepřítomnosti tohoto výstupu nemůže zařízení sdílet sběrnici s ostatními zařízeními. Před začátkem komunikace nejprve master ještě zvolí vhodnou frekvenci hodin pro komunikaci. Přenos se obvykle skládá z 8 bitových slov, které po sobě mohou následovat v libovolném počtu. Zde záleží na konkrétní aplikaci. Podrobný popis sběrnice SPI dostupný v [7].



Obrázek 16: Typická realizace SPI, každý z obvodů používá posuvný registr

4.2.2 Microwire

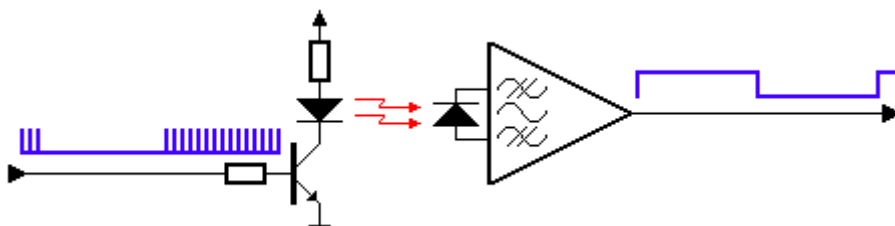
Předchůdce SPI znám také jako μ Wire. Jedná se o standard firmy National Semiconductor. Pracuje v režimu half-duplex. Určen hlavně pro nasazení u mikročipů, kde je potřeba nižších rychlostí hodinového signálu. Frekvence hodin dosahuje obvykle hodnoty kolem 1MHz. Pracuje na podobném principu jako SPI, obsahuje datové linky DI a DO společně s linkou pro výběr obvodů CS. Zařízení master generuje hodinový signál, který je přenášen linkou CLK. Formát přenášených dat není standardem přímo definován a závisí tedy na konkrétní aplikaci.

5 Protokol dálkového IR ovladače

Dnes je již snad většina audio a video zařízení schopna přijímat příkazy z dálkového ovládání. Jako jednu z nejdostupnějších cest k ovládání takového zařízení lze považovat dálkové ovládání komunikující pomocí infračerveného světla. Samotné infračervené světlo má vlnovou délku 950nm a nachází se tak pod viditelným spektrem lidského oka. V případě konzumního IR se jedná o mnoho různých komunikačních protokolů a lze říci, že co výrobce to jiný komunikační protokol. Namátkou lze zmínit třeba Philips RC-5, RC-6, NEC, JVC, Sharp nebo Sony SIRC. O většině typů protokolů pojednává [8]

5.1 Modulace

Úkolem modulace v případě IR přenosu je vyzdvihnout užitečný signál nad okolní šum. Pod pojmem okolní šum si můžeme představit ostatní zdroje infračerveného záření. V podstatě lze říci, že zdrojem infračerveného záření je každá věc emitující teplo, tedy například sluneční svit. Modulace umožňuje zdroji IR světla blikat s určitou frekvencí. Pakliže máme také IR přijímač, který je na tuto stejnou frekvenci naladěný, pak je možné uskutečnit přenos užitečné informace.

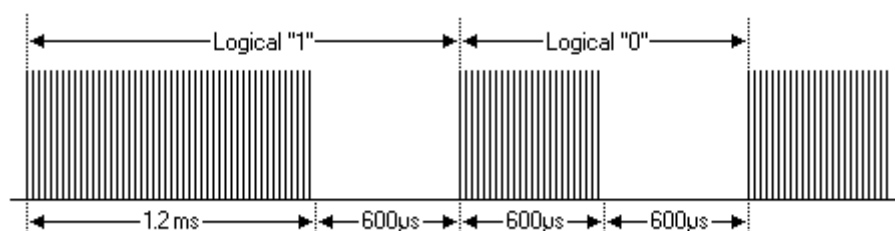


Obrázek 17: Koncept IR vysílače a přijímače

Na obrázku 16 se nachází obecné schéma IR vysílače a přijímače. Ve vysílači modulovaný signál budí tranzistor a ten spíná IR LED. Samotnou sériovou komunikaci si lze představit jako značky a mezery. Mezera je stav, kdy vysílač zůstává v klidovém stavu a nic nevysílá. V případě značky je to stav, kdy IR světlo bliká o určité frekvenci. V komerční elektronice se jedná o frekvence mezi 30kHz a 60kHz. V případě, že přijímač obdrží mezeru, pak jeho výstup je reprezentován stavem logická 1. Jestliže však obdrží značku, bude výstupní úroveň logická 0. Samotné značky a mezery nerepresentují data, která chceme zpracovat, ale jsou pouze jakýmsi nástrojem daných protokolů.

5.2 Sony SIRC protokol

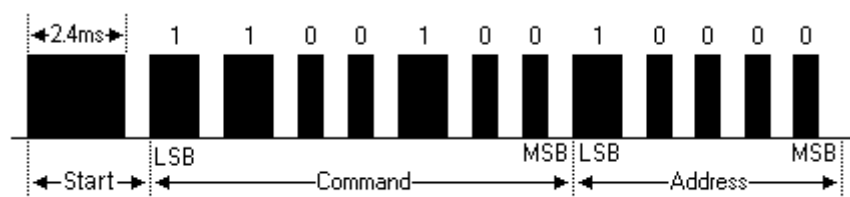
Protokol využívá k zakódování užitečné informace pulzně šířkovou modulaci (PWM). Samotná nosná frekvence je rovna 40kHz. Jak patrné z obrázku 17, tak každá logická 1 je zakódována jako 1,2ms dlouhý sled pulzů a sled pulzů o poloviční délce 0,6ms představuje logickou 0. Sledy pulzů jsou od sebe navzájem odděleny 0,6ms velkou mezerou. Sony SIRC existuje ve třech možných variantách, lišících se od sebe navzájem maximální délkou bitové informace a bitovou délkou adresy. Ve 12-bitové variantě se využívá 7 bitová adresace příkazů a 5 bitová adresa.



Obrázek 18: Modulace v protokolu Sony SIRC

5.2.1 Protokol

Obrázek 18 představuje typický shluk pulzů v SIRC protokolu. Komunikace začíná vysláním start bitu o délce 2,4ms. Ten nejen zahajuje komunikaci, ale zároveň má za úkol nastavit zisk IR přijímače. Následuje příkaz o délce 7 bitů v pořadí od nejméně významného bitu. Jako poslední je vysílána 5 bit adresa také od nejméně významného bitu. V tomto případě byl odeslán na adresu 1 příkaz číslo 19. Tím se říká, že příkaz č.19 náleží například TV a bude snížena hlasitost o jeden stupeň. V případě stisku a držení tlačítka ovladače se výše popsany proces opakuje každých 45ms.



Obrázek 19: Komunikace v Sony SIRC

Adresy jednotlivých typů zařízení zůstávají většinou nezměněny, ale význam jednotlivých příkazů a jejich množství se může u každého zařízení lišit.

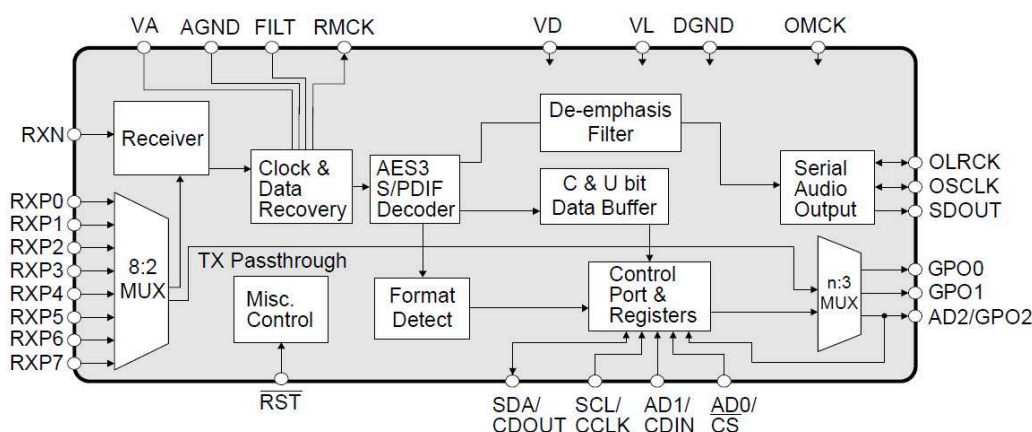
6 Realizace

6.1 Výběr obvodů

K realizaci praktické části této práce bylo vybráno několik typů obvodů. Jako přijímač AES/SPDIF digitálního signálu byl vybrán obvod CS8416 firmy Cirrus Logic. Pro účely variability možných vstupů byl přidán také obvod umožňující USB připojení, konkrétně PCM2707 firmy Texas Instruments. Roli samotného D/A převodníku plní odvod AD1853 firmy Analog Devices. Výstupní část pak tvoří trojice dvojitých bipolárních JFET operačních zesilovačů typu OP275 rovněž firmy Analog Devices. Celé zařízení je ovládáno pomocí mikrokontroléru AT89S52 firmy Atmel.

6.1.1 CS8416

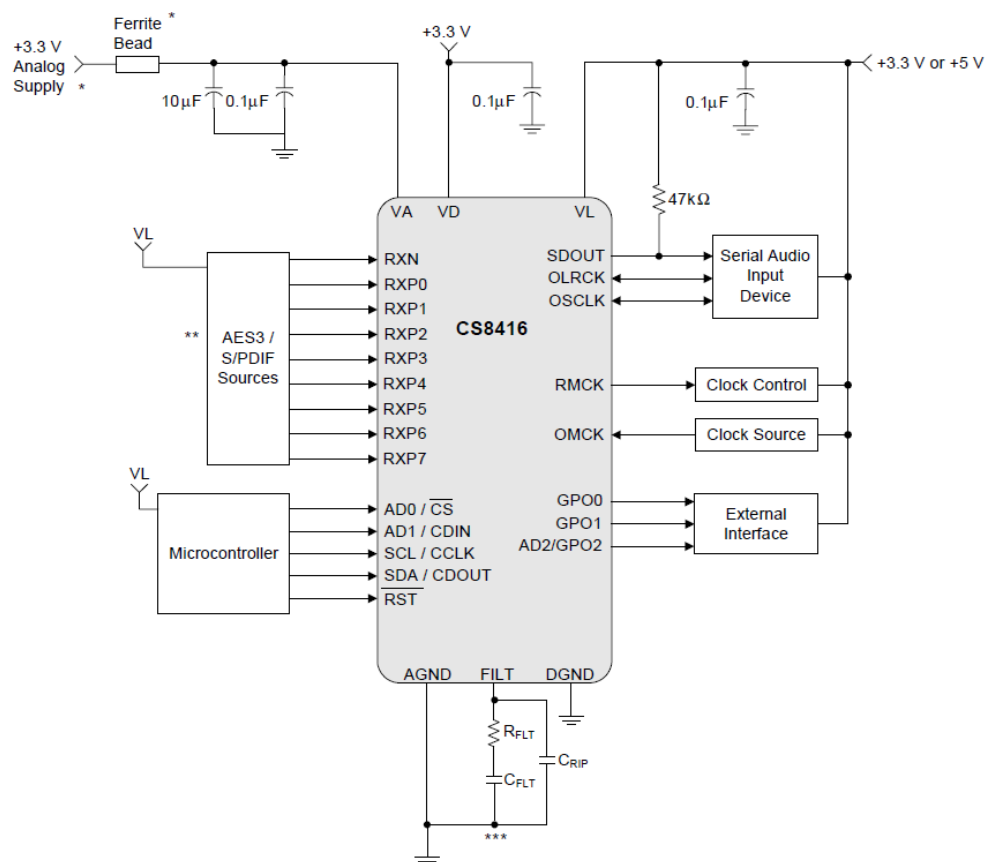
Jedná se o velice komplexní obvod pro příjem digitálních standardů AES a S/PDIF. Dovoluje použití vzorkovacích frekvencí v rozsahu 32kHz až 192kHz. Jsou možné dva režimy a to Softwarový a Hardwarový režim. Softwarový režim umožňuje využít všech 8 digitálních vstupů, pokročilou konfiguraci výstupů pro obecné použití a čtení stavů kanálů a uživatelských dat včetně detekce formátu příchozího audia. Kontrola registrů v softwarovém režimu je možná pomocí externího mikrokontroléru sběrnice-mi SPI nebo I2C. Hardwarový režim umožňuje obvod použít s omezenou funkcionalitou bez přítomnosti mikrokontroléru. Výstup obvodu tvoří třívodičová sériová digitální sběrnice I2S. Napájení obvodu je realizováno pomocí 3,3V analogového zdroje, 3,3V digitálního zdroje a 3,3V/5V digitálního zdroje. Obvod je uložen v 28 pinovém TSSOP pouzdrů.



Obrázek 20: Blokové schéma obvodu CS8416

Hodinový signál je obnoven z příchozího signálu pomocí PLL fázového závěsu a poslán dál výstupem RMCK, ale je možno přijímat také externí hodinový signál pomocí vstupu OMCK.

Použití několika typů napájení je nutné v případě, že se jedná o aplikaci citlivou na vznik jitteru. V tomto případě je i podmínkou existence oddělených digitálních a analogových zemí. Zapojení typické pro softwarový režim je ukázáno na obrázku 20.



Obrázek 21: Typické zapojení CS8416 v softwarovém režimu

6.1.1.1 Externí komponenty

Pro připojení AES3/SPDIF zdrojů signálu je potřeba k obvodu přidat také potřebné externí komponenty podle definice standardů. Příjem AES3 signálu vyžaduje přidání pulzního transformátoru a rezistoru s kondenzátorem, jako je tomu na obrázku 21. V případě připojení hradla typu TTL/CMOS musí být přidán kondenzátor v signálové cestě a jeden blokovací kondenzátor na vstup RXN. Tento případ popisuje obrázek 22. Varianta pro příjem S/PDIF signálu počítá s vynecháním pulzního transformátoru

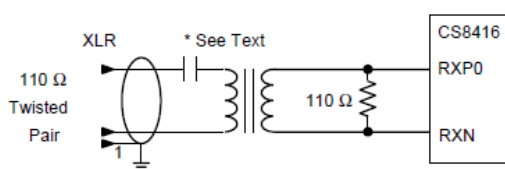


Figure 16. Professional Input Circuit

Obrázek 23: Profesionální AES3 vstupní obvod

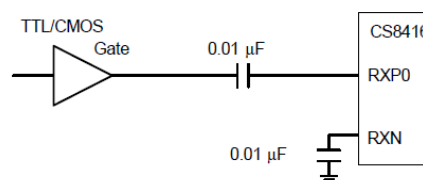


Figure 20. TTL/CMOS Input Circuit

Obrázek 22: Vstupní obvod pro hradla TTL/CMOS

a přidáním odporů spolu s kondenzátory. Příklad zapojení je na obrázku níže.

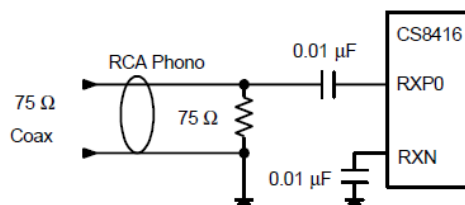


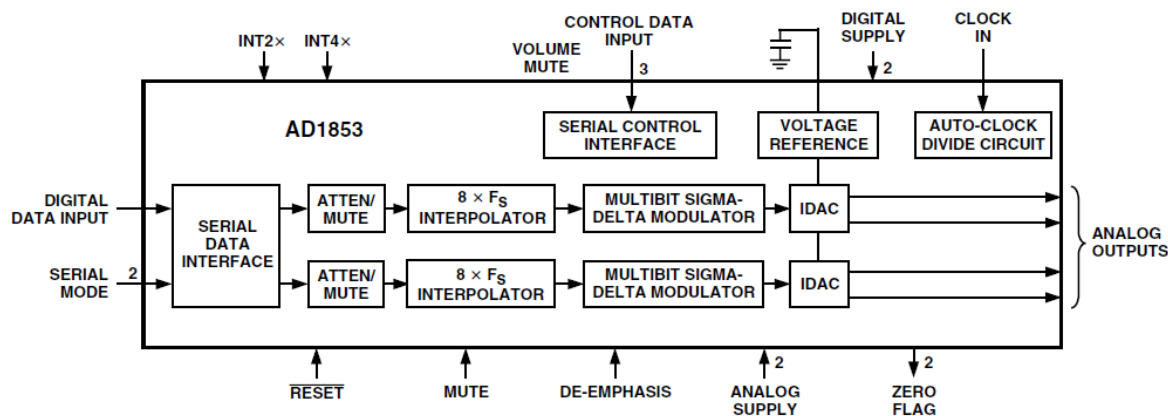
Figure 18. Consumer Input Circuit

Obrázek 24: Konzumní S/PDIF vstupní obvod

Více o jednotlivých vlastnostech obvodu CS8416 v [10].

6.1.2 AD1853

Jedná se o 24 bitový Stereo D/A převodník typu Multibit Sigma Delta. Podporuje vzorkovací kmitočty v rozsahu 32kHz až 192kHz. Umožňuje řízení pomocí sběrnice SPI. Je možný jak softwarový, tak hardwarový mute. V případě softwarového řízení lze také mimo jiné ovládat pomocí slova registru výstupní hlasitost signálu. Udávaný odstup signálu od šumu SNR v případě 48kHz sterea je udáván na 117dB. Převodník je napájen 5V analogového a digitálního zdroje.

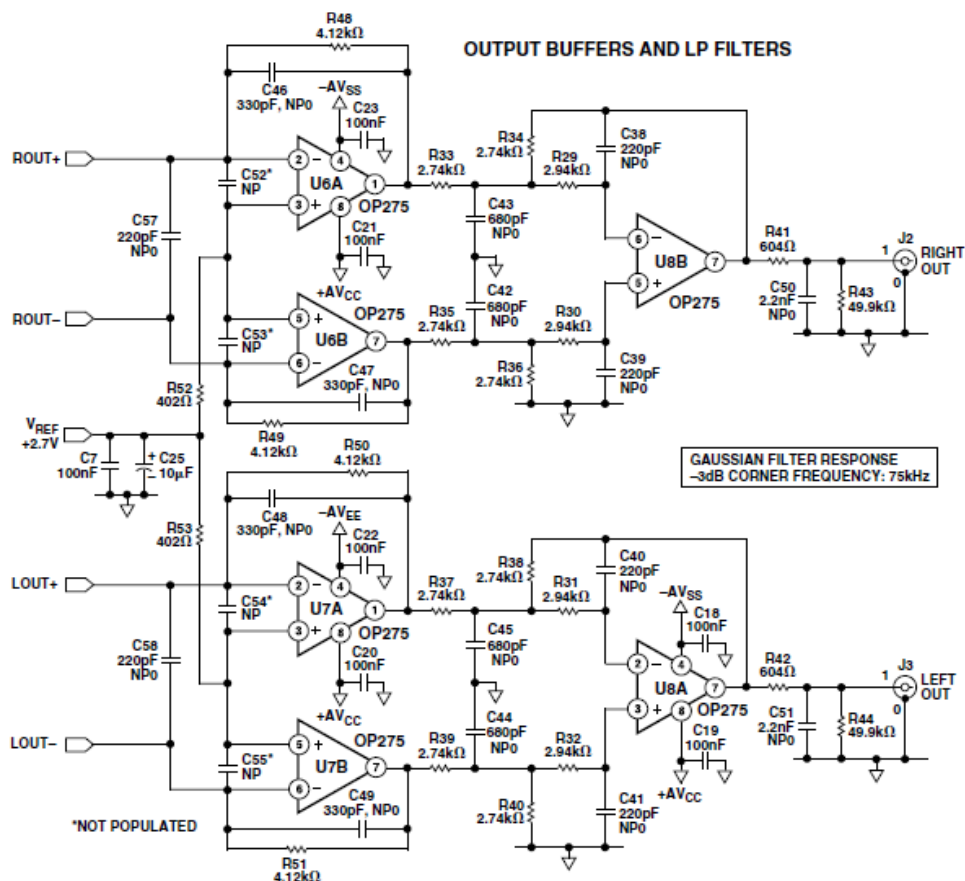


Obrázek 25: Blokové schéma AD1853

Převodník na vstupu přijímá sériová data pomocí sběrnice I2S. Zarovnání dat může být levé/pravé zarovnání, I2S nebo DSP kompatibilní režim. Analogový výstup je realizován proudově. Převodník nabízí mimo jiné také indikaci nulového vstupu, de-emphasis filtr, volbu násobiče vstupního hodinového signálu aj. Obvod je uložen v 28 pinovém pouzdrů typu SSOP.

6.1.3 Výstupní část

Výstupní část pak tvoří trojice dvojitých bipolárních JFET operačních zesilovačů typu OP275, tvořící výstupní buffery a low-pass filtry. Doporučené schéma je uvedeno na obrázku 25.

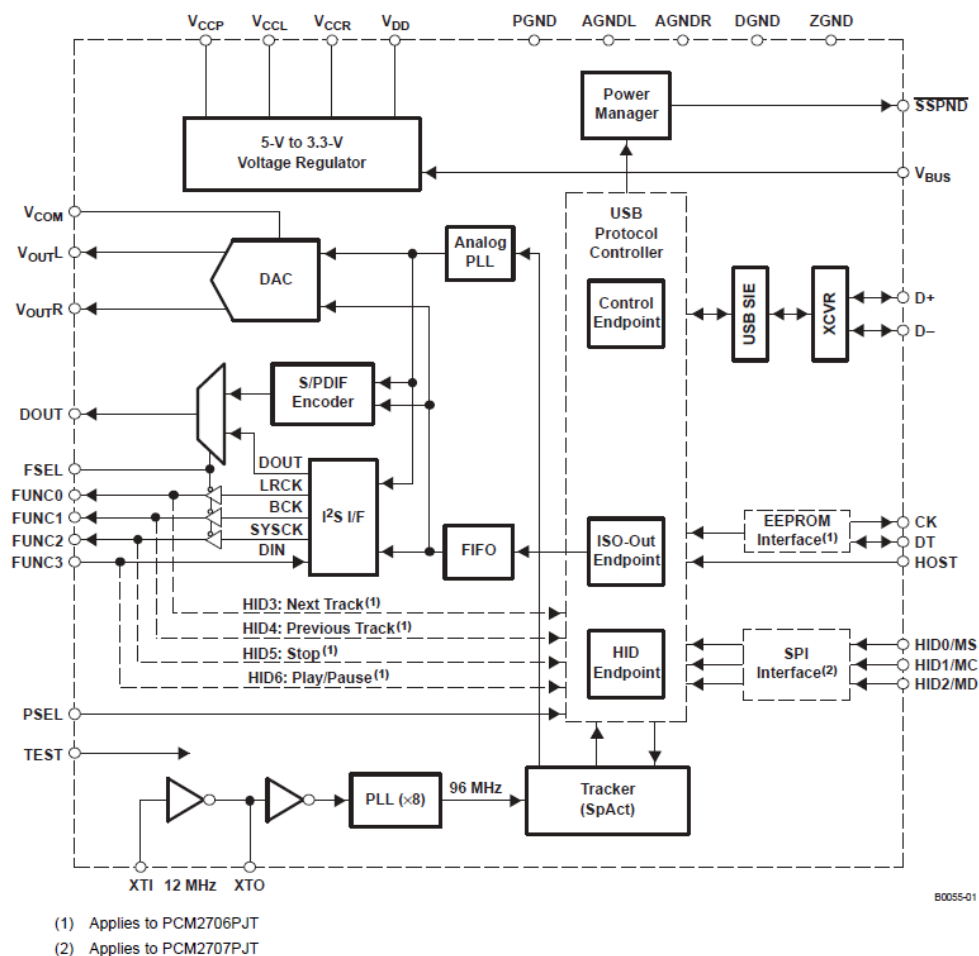


Obrázek 26: Doporučené schéma výstupních bufferů a LP filtrů

Více o jednotlivých vlastnostech obvodu AD1853 a výstupní části v [11].

6.1.4 PCM2707

Jedná se o částečně programovatelný stereo audio 16 bitový D/A převodník typu Delta-Sigma s USB rozhráním. Rozsah použitelných vzorkovacích frekvencí je 32 až 48kHz. Obsahuje vlastní generátor hodin, který ke své funkci potřebuje dodání externího krystalu o hodnotě 12MHz. Obvod ke své funkci vyžaduje buďto 5V externí zdroj nebo může být napájen 3,3V ze sběrnice USB. Zařízení je typu Plug&Play a při USB propojení nevyžaduje dodatečnou instalaci ovladačů do PC. V systému se chová jako další zvuková karta. Obvod obsahuje i rozhraní HID, umožňující ovládání pomocí tlačítek a také možnost přímého napojení sluchátkového výstupu. Vstup je realizován přímým napojením na datové linky D+ a D- konektoru USB. Při využití sluchátkového výstupu se využívá vnitřní D/A převodník, ale při použití S/PDIF či I2S výstupu se vnitřní D/A převodník obchází a obvod funguje pouze jako USB rozhraní. Obvod je uložen v 32 pinovém TQFP pouzdru.



Obrázek 27: Blokové schéma PCM2707

Více o jednotlivých vlastnostech obvodu PCM2707 v [12].

6.1.5 AT89S52

Mikrokontrolér AT89S52 vychází svým designem z rodiny procesorů 8051 firmy Intel. Jako základní vlastnosti lze uvést 8bit architekturu, 32 vstupně/výstupních linek k libovolnému využití, 3 zabudované 16-ti bitové čítače/časovače, 9 zdrojů přerušení, využití hodinového kmitočtu až 24MHz, 8KB Flash, 256B RAM a plně duplexní UART.

Více o jednotlivých vlastnostech obvodu AT89S52 v [13].

6.2 Vlastní realizace

K návrhu schémat a desek plošných spojů byl využit návrhový systém EAGLE verze 6.4.0. Veškeré desky plošných spojů byly vyrobeny fotocestou včetně potisku v domácích podmínkách. K programování MCU AT89S52 byl využit vyrobený programátor SDK8252 a program byl napsán v jazyce C ve vývojovém prostředí Keil uVision4.

Zařízení je navrženo jako modulární z důvodů větší variability, materiálové úspory, snadnější manipulace a pozdějšího možného rozšíření. Jednotlivé moduly jsou mezi sebou propojeny plochými kabely.

Systém uživatelského rozhraní se skládá z dálkového ovládání a ovládání na panelu zařízení. Indikace stavu zařízení je umístěna rovněž na panelu zařízení.

6.2.1 Napájecí zdroj

Zařízení klade svým počtem různých druhů a hodnot napětí větší nároky na návrh zdroje. Zdroj poskytuje symetrické napětí +15V a -15V, sloužící k napájení operačních zesilovačů. Další poskytovaná napětí jsou +5V DVDD, +5V AVDD, +3,3V AVDD a +3,3V DVDD. Tento nespínaný lineární zdroj tak poskytuje celkem 6 různých typů napětí. Zdroj je připojen na toroidní transformátor 2x12V/1A o celkovém výkonu 25W. K realizaci byly použity obvody LM317T, LM337T, ADP3303-3.3 a ADP3303-5.0.

Schéma zdroje je uvedeno v příloze č.1 stejně jako foto osazené jednostranné DPS.

6.2.2 Přijímač CS8416

Tento modul tvoří celkem 6 vstupů a to dva optické přijímače Sharp GP1FAV50RKOF, dva konektory typu RCA a dva XLR konektory NC3FD-H. Metalické vstupy jsou galvanicky odděleny pomocí pulzních transformátorů Murata DA102C. K resetování přijímače CS8416 je využit specializovaný resetovací obvod MCP 120. K výstupům obecného použití (GPO) je připojena trojice indikačních LED diod.

Schéma přijímače je uvedeno v příloze č.2 stejně jako foto osazené jednostranné DPS.

6.2.3 D/A převodník AD1853

Miniaturní modul osazený obvodem AD1853, vybavený resetovacím obvodem MCP 120. Obsahuje dvojici LED diod, indukujících nulový datový vstup. Následuje čtveřice jumperů k nastavení formátu příchozích dat a hodnoty hodinového signálu.

Schéma převodníku je uvedeno v příloze č.3 stejně jako foto osazené jednostranné DPS.

6.2.4 Analogový výstup

Modul analogové výstupu obsahuje trojici operačních zesilovačů OP275. Výstup tvoří dva konektory typu RCA a dva konektory typu XLR NC3MD-H

Schéma analogového výstupu je uvedeno v příloze č.4 stejně jako foto osazené oboustranné DPS.

6.2.5 USB rozhraní PCM2707

Modul osazený obvodem PCM2707 včetně galvanického oddělovače ISO7240 a DC/DC převodníku VA-0505S. Obvod je zde v režimu USB rozhraní poskytující S/PDIF a I2S výstup. Sluchátkový výstup a tedy i vnitřní D/A převodník se zde nevyužívá. Výstup obvodu je galvanicky oddělen.

Schéma USB rozhraní je uvedeno v příloze č.5 stejně jako foto osazené jednostranné DPS.

6.2.6 Modul s MCU AT89S52

Modul obsahuje mikropočítač AT89S52 a potřebné vyvedené porty na konektory plochých kabelů. Je vybaven obvodem MAX232 umožňující propojení s PC pomocí konektoru RS232 a komunikaci UART. Modul dále obsahuje resetovací RC obvod pro procesor.

Schéma modulu MCU je uvedeno v příloze č.6 stejně jako foto osazené jednostranné DPS.

6.2.7 Displej modul

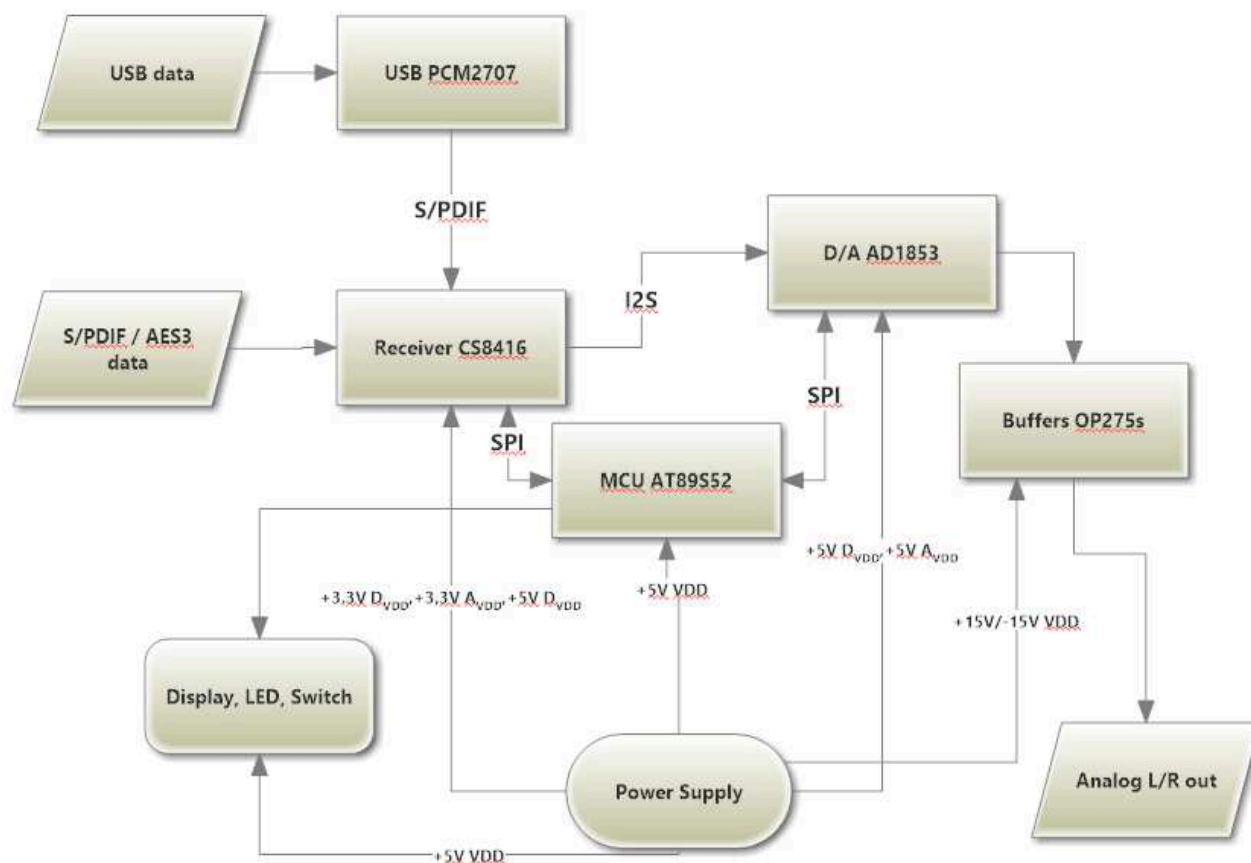
Obsahuje čtyř místný segmentový displej a dekodér BCD/7segment. Součástí je tlačítko sloužící jako volba vstupu na panelu zařízení a IR přijímač dálkového ovládání SFH5110.

Schéma modulu displeje je uvedeno v příloze č.7 stejně jako foto osazené jednostranné DPS.

6.2.8 LED modul

Obsahuje 7 LED sloužících jako indikace volby vstupu na panelu zařízení a tlačítko k uvedení zařízení do režimu stand-by.

Schéma modulu LED je uvedeno v příloze č.8 stejně jako foto osazené jednostranné DPS.



Obrázek 28: Blokové schéma zařízení

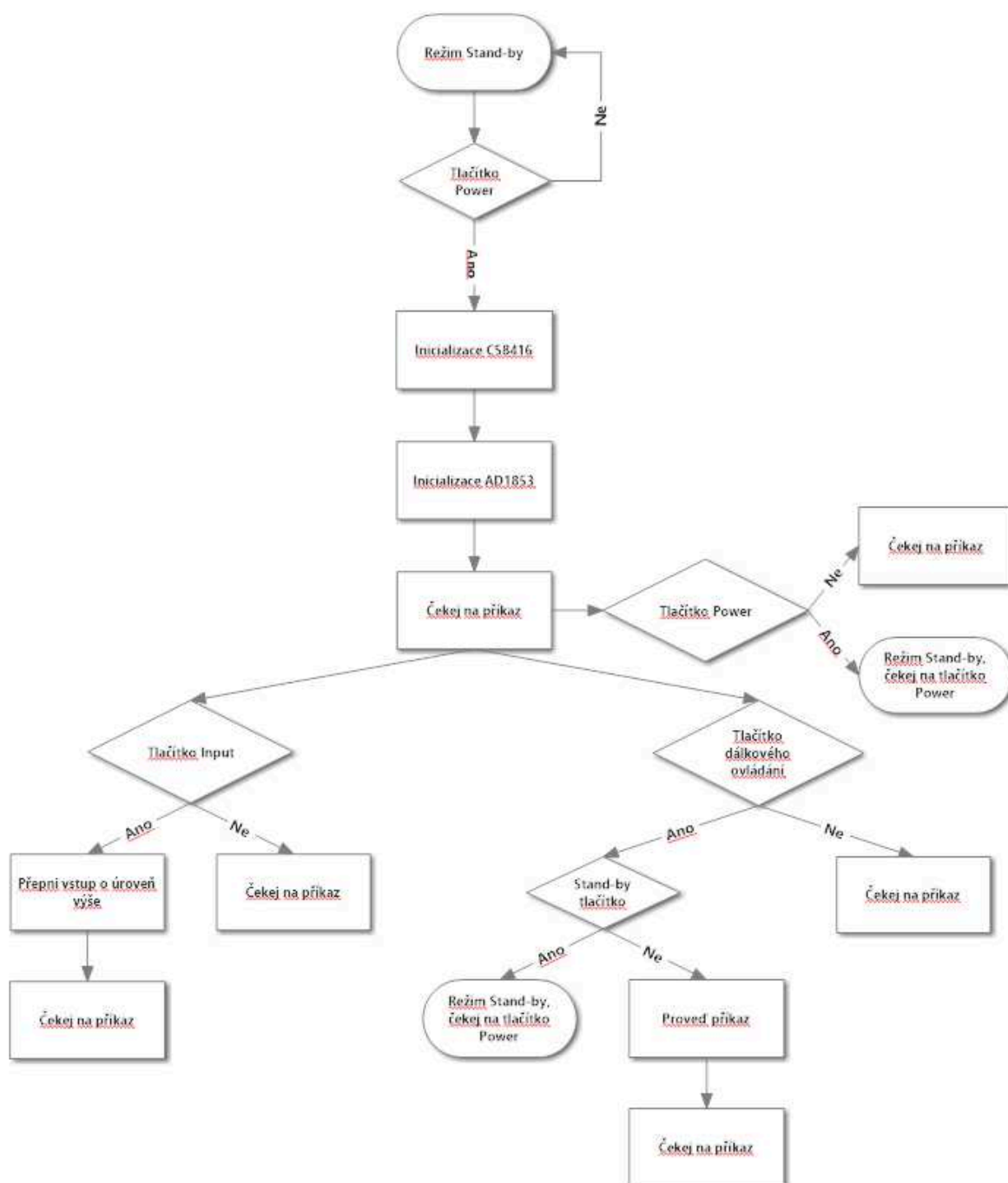
6.3 Zdrojový kód

Z důvodů potřeby dálkového ovládání bylo nutné naprogramovat algoritmus pro rozpoznání příkazů z dálkového ovladače. K ovládání zařízení byl zvolen ovladač Sony s protokolem Sony SIRC. Příjímač IR je napojen na pin P3.2 procesoru AT89S52 a je aktivováno přerušení na tomto pinu. Jakmile přijímač zachytí signál stáhne pin na úroveň log.0 a aktivuje přerušení. V obsluze přerušení se aktivuje časovač 0. Po každém přetečení časovače se zvyšuje hodnota proměnné. Jestliže hodnota proměnné spadá do možného časového intervalu, pak je uložena do pole. Po přijetí všech pulzů a opuštění obsluhy přerušení je každý vzorek dle své časové hodnoty rozlišen na hodnotu bitu, zda se jedná o log. 1 nebo log. 0. Následně je binární posloupnost příkazu převedena na dekadické číslo a tím je umožněno zpracování daného příkazu. Jednotlivým dekadickým čísly odpovídá požadovaná funkce.

Celý kód realizující tento algoritmus je uveden v příloze č.9.

Pro obvod CS8416 běžící v softwarovém módu je nutná inicializační sekvence realizující základní nastavení obvodu a jeho spuštění. Tato sekvence je uvedena v příloze č.10.

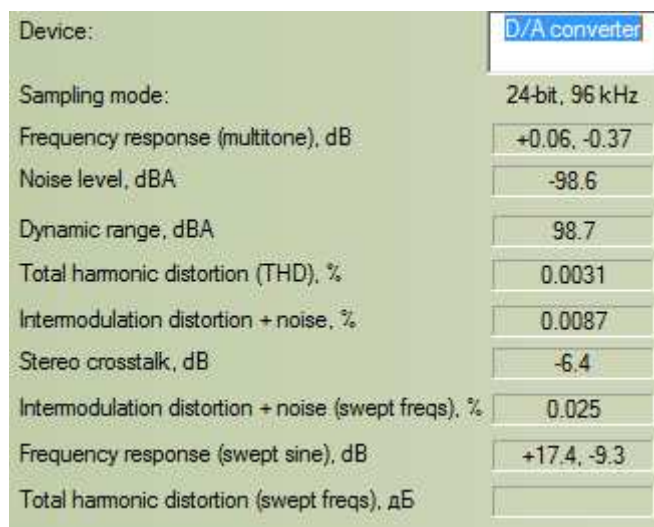
Celý funkční diagram programu zachycuje obrázek 29.



Obrázek 29: Funkční blokový diagram

6.4 Měření

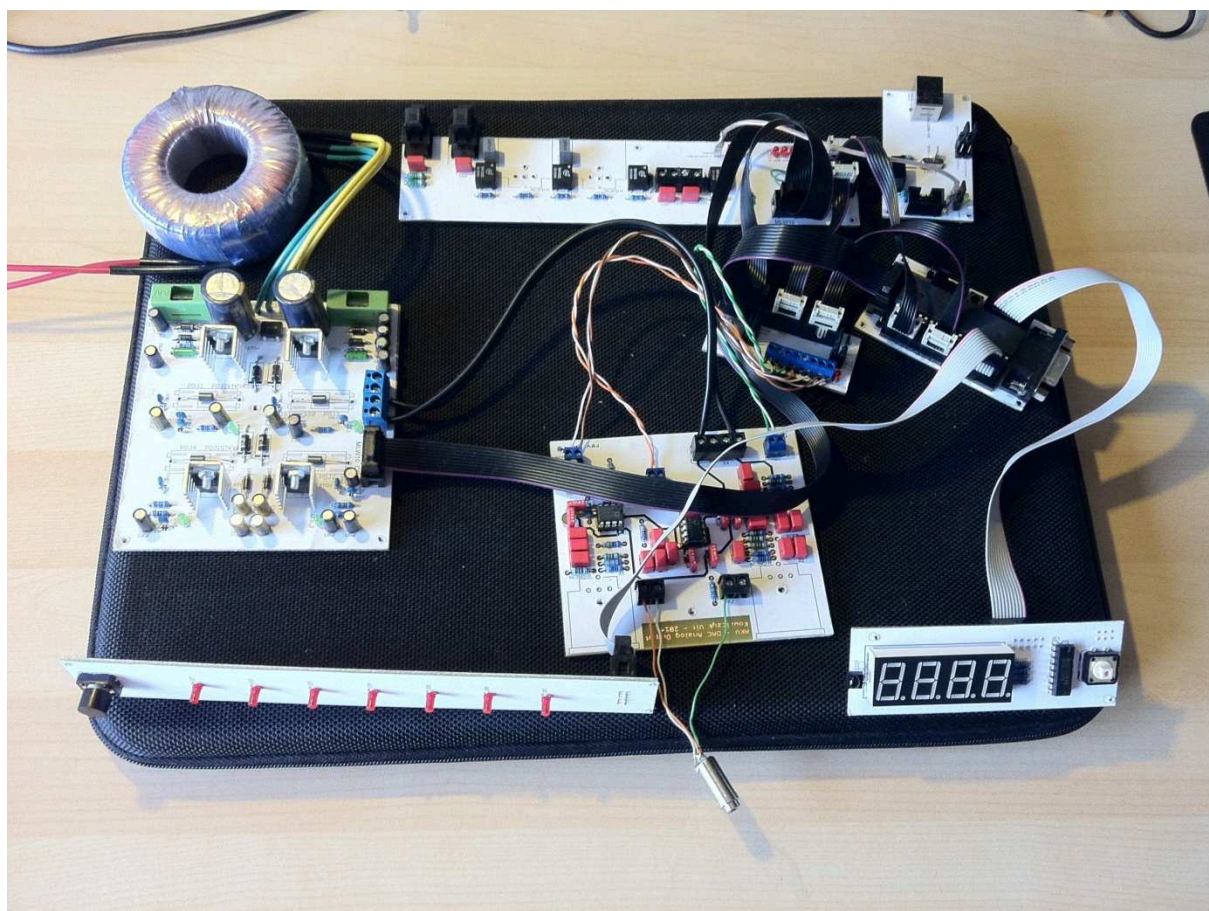
Měření bylo provedeno na zvukové kartě Creative X-fi Fatal1ty FPS za pomoci softwaru RightMark Audio Analyzer. Zařízení bylo připojeno na digitální výstup zvukové karty S/PDIF out přes koaxiální kabel a jeho analogový výstup byl připojen na Auxiliary 2 pomocí koaxiálních kabelů RG-62 s konektory RCA. Výsledek měření je uveden na obrázku 30.



Device:	D/A converter
Sampling mode:	24-bit, 96 kHz
Frequency response (multitone), dB	+0.06, -0.37
Noise level, dBA	-98.6
Dynamic range, dBA	98.7
Total harmonic distortion (THD), %	0.0031
Intermodulation distortion + noise, %	0.0087
Stereo crosstalk, dB	-6.4
Intermodulation distortion + noise (swept freqs), %	0.025
Frequency response (swept sine), dB	+17.4, -9.3
Total harmonic distortion (swept freqs), dB	

Obrázek 30: Výsledek měření při 96kHz/24bit

Výsledné měření dopadlo dle očekávání a výsledné parametry jsou excelentní. Problém je pouze u jedné položky a to stereo přeslechu. Při pohybu nestíněnými propojovacími kabely mezi D/A převodníkem a analogovým výstupem docházelo ke změnám hodnoty stereo přeslechu. Zařízení nebylo umístěno ve stíněné krabici a nebyla použita stíněná propojovací kabeláž mezi jednotlivými moduly. Podobu zařízení při měření zachycuje obrázek 31. Předpoklad tedy je, že toto se neblaze projevilo na výsledných hodnotách přeslechu.



Obrázek 31: Podoba zařízení během měření

7 Závěr

Cílem práce bylo navrhnout kvalitní D/A audio převodník a adekvátní uživatelské ovládání. Toto se dle mého názoru povedlo beze zbytku splnit. Zařízení svou komplexností a časovou náročností i náročností návrhu překonává všechny mnou zatím sestavená zařízení a co do kvality zvuku se vyrovná i mnohem dražším profesionálním zařízením. Pro úplnost bylo v závěru práce uvedeno i měření potvrzující kvality daného zařízení. Při zprovoznování zařízení jsem se nevyhnul mnoha problémům. Jednalo se o chyby převážně hardwarové, ale i softwarové. Návrh prošel mnoha revizemi a uvedené zařízení je v pořadí druhá mnou navržená a zhotovená verze. Zařízení bude v budoucnu rozšířeno hlavně po softwarové stránce. Bude přidána možnost regulace a indikace hlasitosti, možnost regulace svitu indikačních prvků, rozšířená indikace parametrů vstupního audia aj. Na závěr bude nahrazena většina kabeláže za její stíněnou variantu a zařízení bude uloženo ve stíněné krabici z eloxovaného hliníku. Zařízení je zcela modulární a je možné jej dále rozšířit například o předzesilovač výstupního signálu.

Návrh a zhotovení tohoto zařízení mi přineslo mnohé zkušenosti, které bych za normálních okolností nezískal. Při tak velké komplexnosti zařízení se některé problémy vynořily až při sestavování zařízení a bylo je nutno řešit během zhotovování popř. přepracovat návrh apod. Hotové zařízení bude sloužit jako součást domácího Hi-Fi systému.

Na závěr bych chtěl poděkovat svým rodičům za psychickou a finanční oporu, bez nichž by tato práce nikdy nevznikla.

Literatura

- 1.. Shannonův teorém. In: *Wikipedia: the free encyclopedia* [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2014-05-7]. Dostupné z: http://cs.wikipedia.org/wiki/Shannon%C5%AFv_teor%C3%A9m
- 2.. POZZOLI, Giorgio. *Tnt-audio. Jitter and the separate DAC* [online]. 2004 [cit. 2014-05-7]. Dostupné z: http://www.tnt-audio.com/clinica/diginterf2_e.html
- 3.. Msbtech. *How DACs Work* [online]. 2014 [cit. 2014-05-7]. Dostupné z: http://www.msbtech.com/support/How_DACs_Work.php
- 4.. AES3. In: *Wikipedia: the free encyclopedia* [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2014-05-7]. Dostupné z: <http://en.wikipedia.org/wiki/AES3>
- 5.. Phmusic. *Digital Audio Basics* [online]. 2004 [cit. 2014-05-7]. Dostupné z: <http://www.phmusic.co.uk/pharri5833/digaudio.htm>
- 6.. I2C. In: *Wikipedia: the free encyclopedia* [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2014-05-7]. Dostupné z: <http://en.wikipedia.org/wiki/I%C2%B2C>
- 7.. Serial Peripheral Interface Bus. In: *Wikipedia: the free encyclopedia* [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2014-05-7]. Dostupné z: http://en.wikipedia.org/wiki/Serial_Peripheral_Interface_Bus
- 8.. Sbprojects. *IR RC Theory* [online]. 2011 [cit. 2014-05-7]. Dostupné z: <http://www.sbprojects.com/knowledge/ir/index.php>
- 9.. D/A a A/D převodníky. *Fd.cvut* [online]. 2014 [cit. 2014-05-7]. Dostupné z: http://www.fd.cvut.cz/personal/janes/ZDT/Prednasky/3_Prevodniky.pdf
- 10.. CS8416 Datasheet. *Cirrus Logic* [online]. 2014 [cit. 2014-05-7]. Dostupné z: http://www.cirrus.com/en/pubs/proDatasheet/CS8416_F3.pdf
- 11.. AD1853 Datasheet. *Analog Devices* [online]. 2014 [cit. 2014-05-7]. Dostupné z: http://www.analog.com/static/imported-files/data_sheets/AD1853.pdf
- 12.. PCM2707 Datasheet. *Texas Instruments* [online]. 2014 [cit. 2014-05-7]. Dostupné z: <http://www.ti.com/lit/ds/symlink/pcm2707.pdf>
- 13.. AT89S52 Datasheet. *Atmel* [online]. 2014 [cit. 2014-05-7]. Dostupné z: <http://www.atmel.com/images/doc1919.pdf>

Seznam příloh

Příloha č. 1: Schéma zdroje, foto osazené jednostranné DPS.

Příloha č. 2: Schéma přijímače, foto osazené jednostranné DPS.

Příloha č. 3: Schéma převodníku, foto osazené jednostranné DPS.

Příloha č. 4: Schéma analogového výstupu, foto osazené oboustranné DPS.

Příloha č. 5: Schéma USB rozhraní, foto osazené jednostranné DPS.

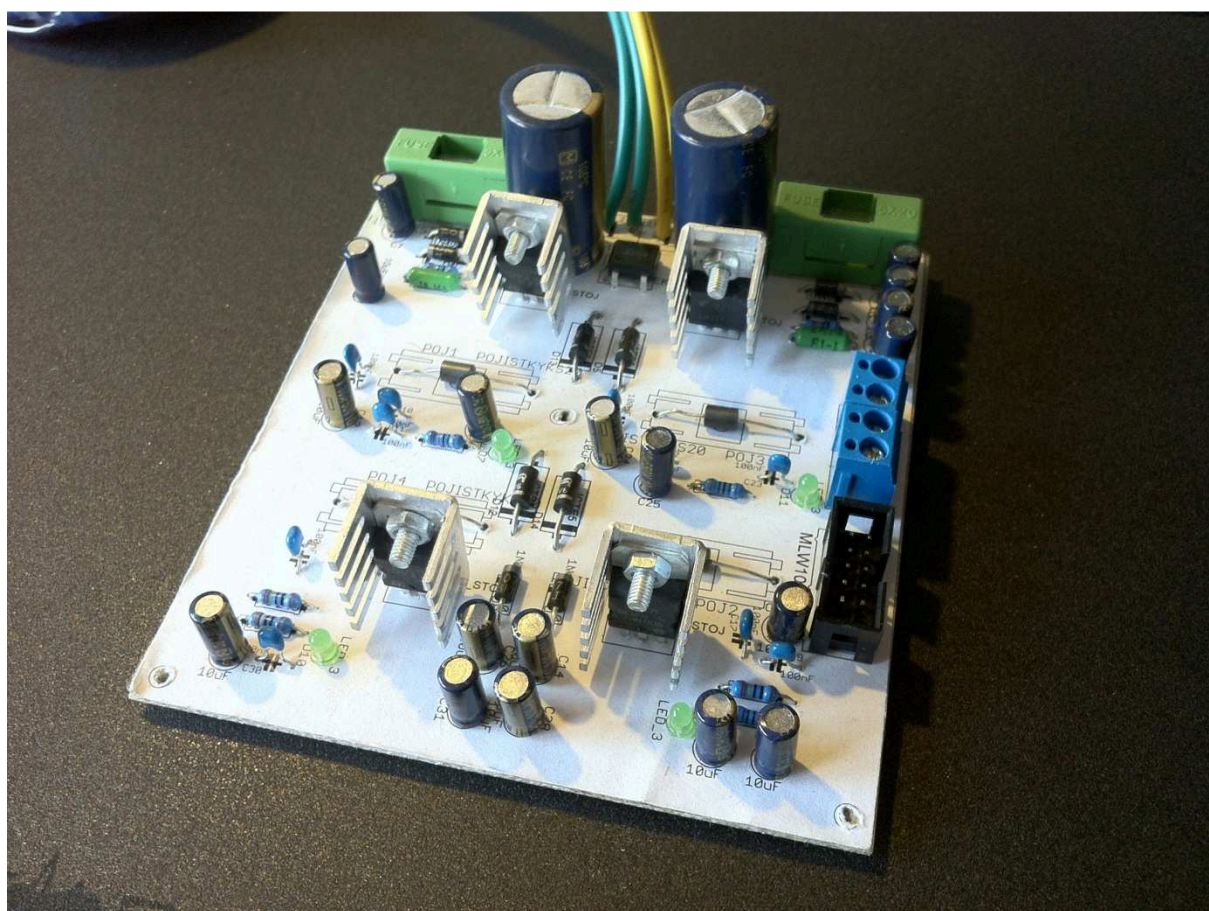
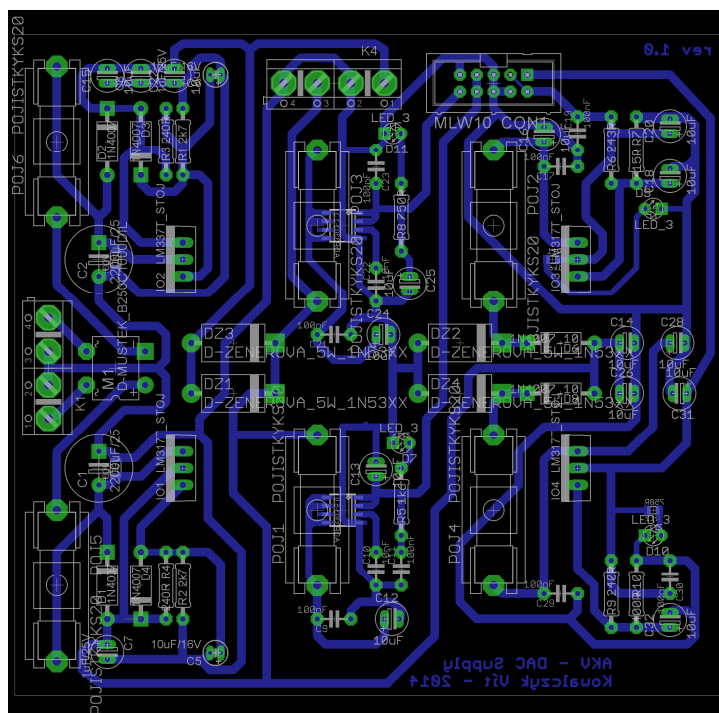
Příloha č. 6: Schéma modulu MCU, foto osazené jednostranné DPS.

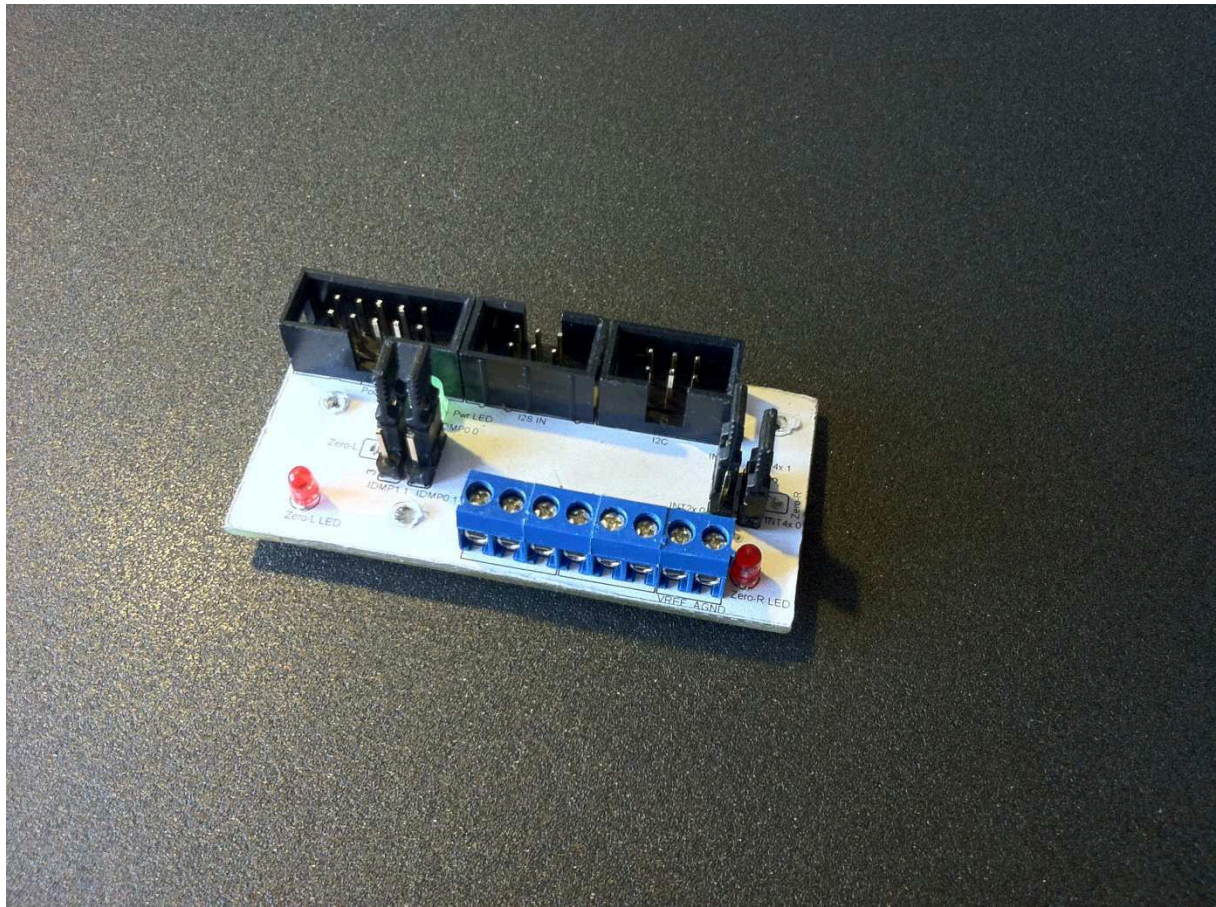
Příloha č. 7: Schéma modulu displeje, foto osazené jednostranné DPS.

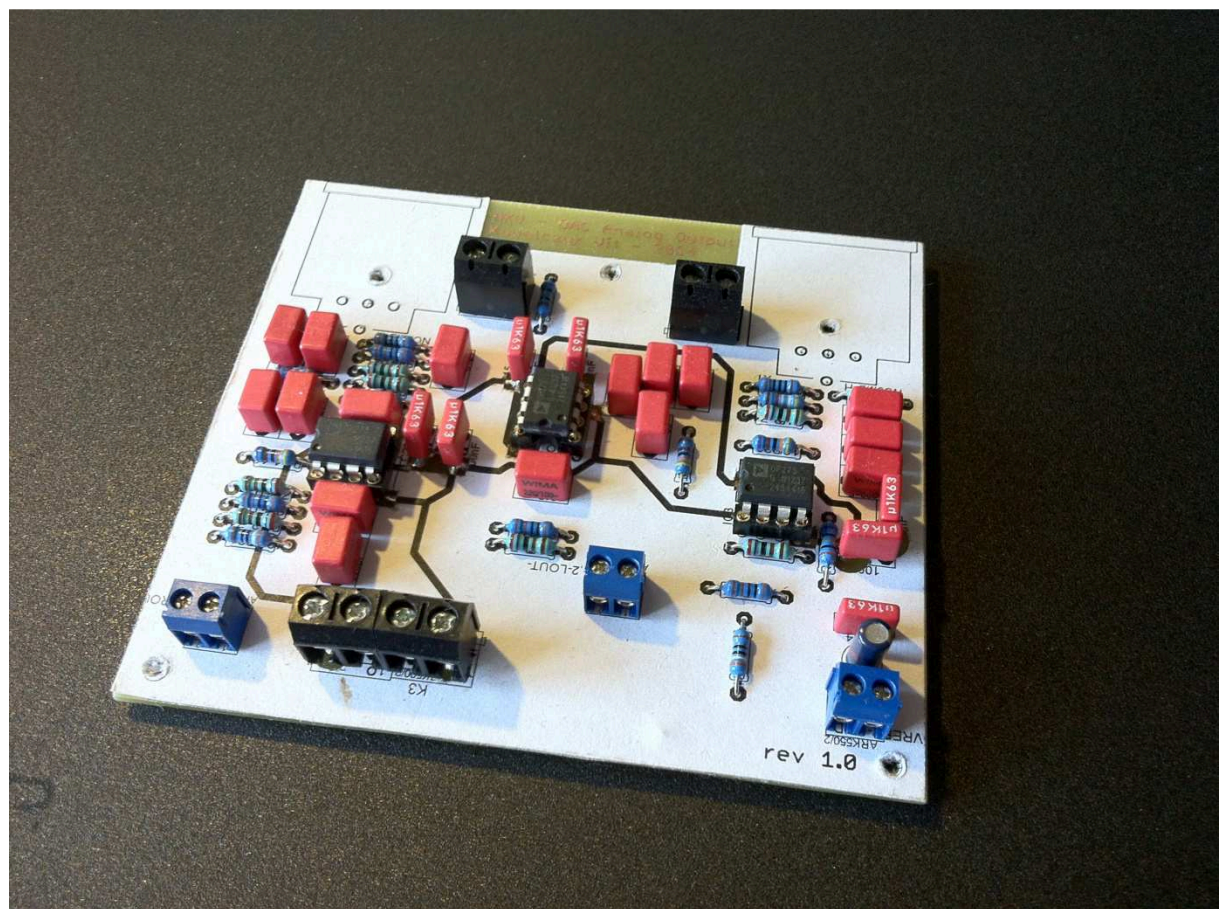
Příloha č. 8: Schéma modulu LED, foto osazené jednostranné DPS.

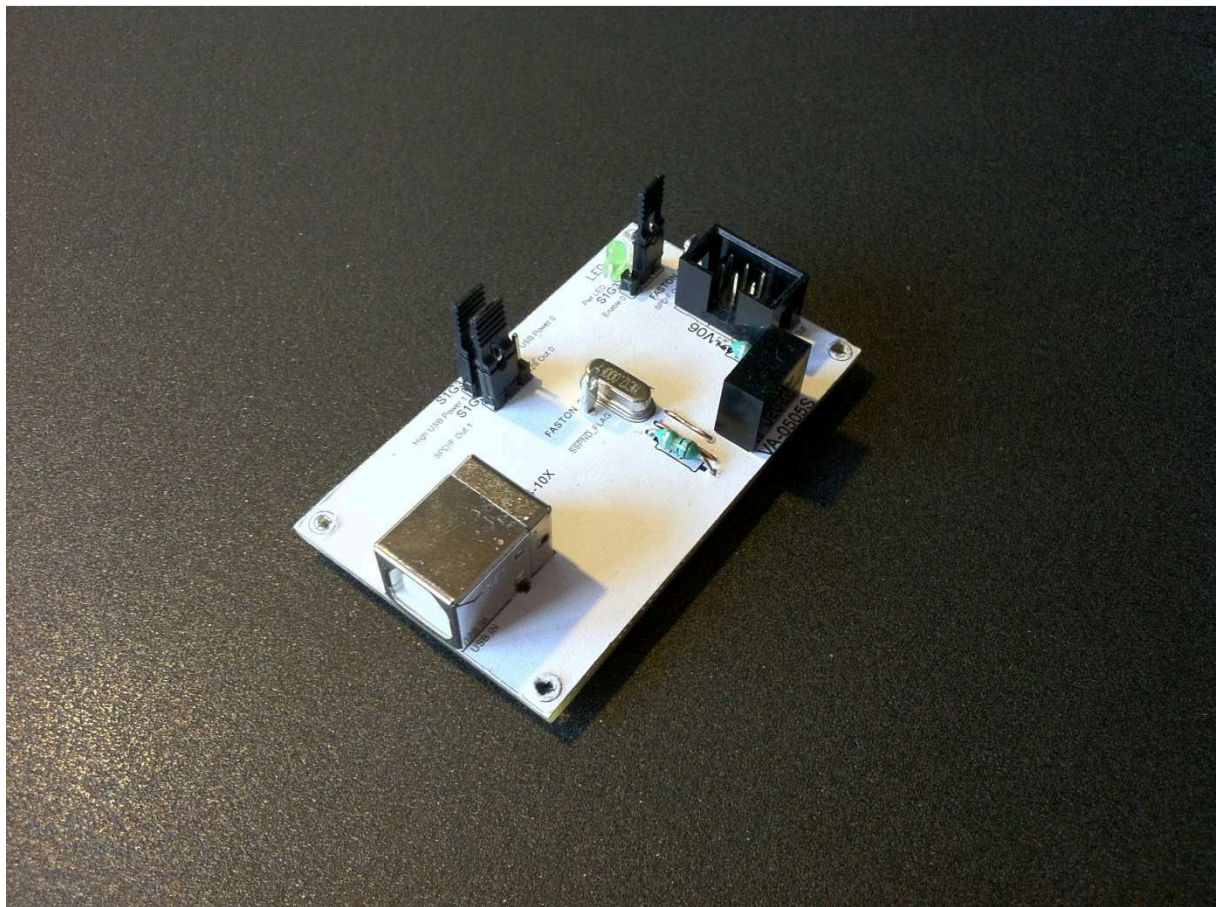
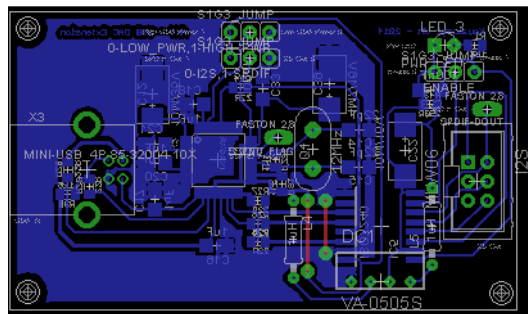
Příloha č. 9: Kód realizující algoritmus rozpoznání tlačítek z IR dálkového ovladače

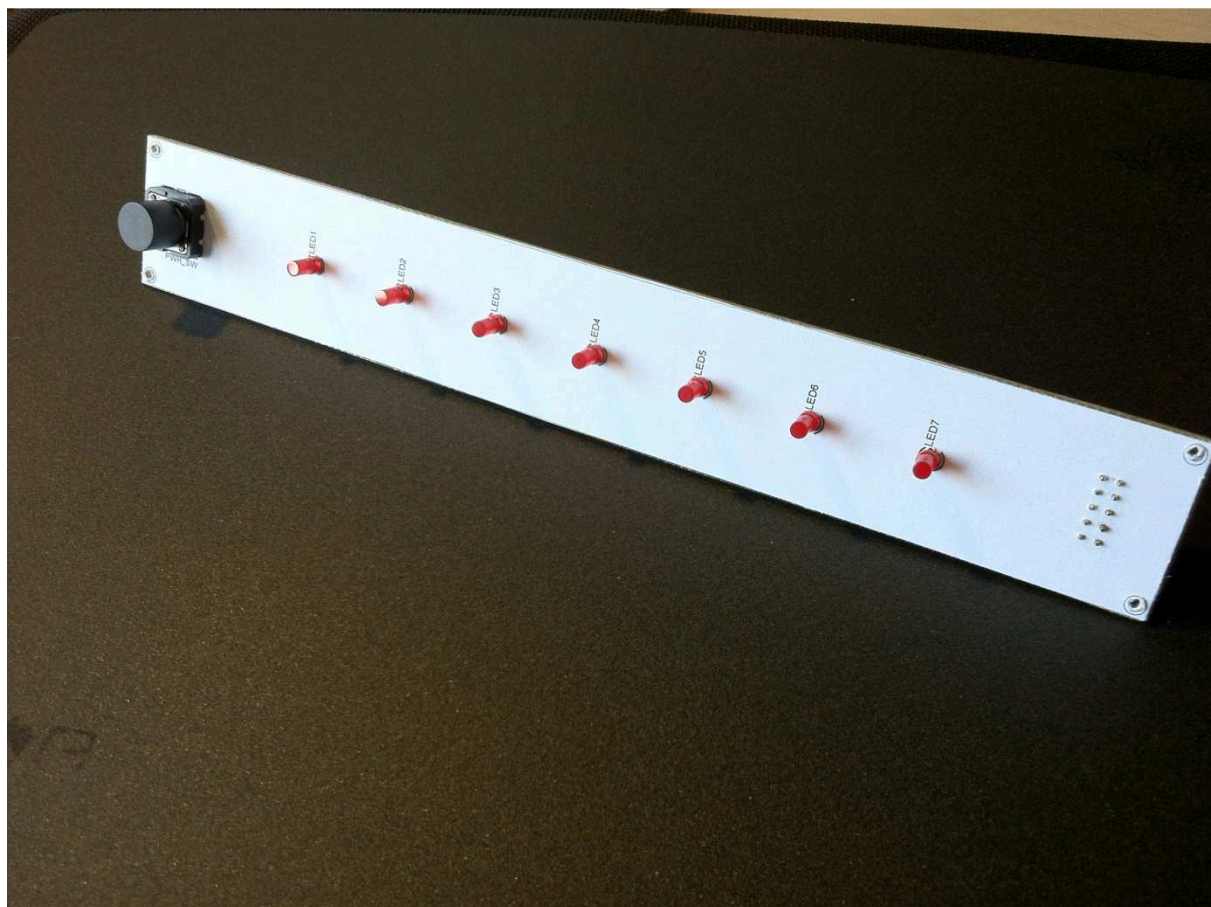
Příloha č. 10 : Pro obvod CS8416 běžící v softwarovém módu inicializační sekvence.











Příloha č. 9: Kód realizující algoritmus rozpoznání tlačítek z IR dálkového ovladače

```
void preruseni() interrupt IE0_VECTOR
```

```
{  
    while(!P3_2)  
    {  
        TR0=1;  
    }  
    if((s>25) && (s<39))  
    {  
        cas[x]=c0;  
        x++;  
    }  
    TR0=0;  
    TL0=0x9B;  
    s++;  
    c0=0;  
}
```

```
void casovac0() interrupt TF0_VECTOR
```

```
{  
    if(!P3_2)  
    {  
        c0++;  
    }  
    TR0=0;  
    TL0=0x9B;  
}
```

```
// PRACE S OVLADACEM
```

```
EA=1;
```

```
ET0=1;
```

```
EX0=1;
```

```
PX0=0;
```

```
PT0=1;
```

```
TMOD=0x03;
```

```
TL0=0x9B;
```

```
while(1)
```

```
{
```

```
    if(s==39)
```

```
    {
```

```
        for(i=0;i<13;i++)
```

```
//Umozneni preruseni
```

```
//Preruseni z INT0 - P3_2
```

```
//Nastaveni rezimu casovace
```

```

{
if((cas[i]>=14) && (cas[i]<=20))
{
    cas[i]=1;
}
else
{
    cas[i]=0;
}
}
//PREVOD CMD DO DEC
cmd=0;
for(i=0;i<7;i++)
{
    if(cas[i+1]==1)
    {
        if(i==0)
        {
            cmd+=1;
        }
    }
    else
    {
        a=1;
        for(n=0;n<i;n++)
        {
            a*=2;
        }
        cmd+=a;
    }
}
switch(cmd)
{
    case 21: poweroff(); break;
    case 96: input(); break;
    //case 37: P0_5=~P0_5; break;
    //case 50: P0_4=~P0_4; break;
    //case 57: P0_3=~P0_3; break;
    //case 56: P0_2=~P0_2; break;
    //case 22: P0_1=~P0_1; break;
    //case 48: P0_0=~P0_0; break;
    default: s=0; cmd=0; x=0; break;
}
}

```

//POWER button
//PRESET+ button
//CD button
//PLAY button
//PAUSE button
//STOP button
//EJECT button
//REV.BACK button

```
}
```

Příloha č. 10 : Pro obvod CS8416 běžící v softwarovém módu inicializační sekvence.

```
void initCS8416 ()
```

```
{
```

```
    int i=0;
```

```
    char adr[]={0,0,1,0,0,0,0};    //Adresa obvodu
```

```
    char control0[]={0,0,0,0,1,0,0,0};    //PDUR=1
```

```
    char control1[]={0,0,0,0,0,0,0,0};    //SWCLK=0, RMCKF=0 > RMCLK 256*Fs
```

```
    char control2[]={0,0,0,0,1,0,0,1};    //GPO0_No Audio indicator-1001
```

```
    char control3[]={0,1,0,1,1,0,0,0};    //GPO1_Receiver Error-0101, VDD-1100,
```

```
GPO2_Interupt-0010, 96kHz-1000
```

```
    char control4[]={1,0,1,0,0,0,1,0};    //RUN=1,RXD=0, RX_SEL=000, TX_SEL=010
```

```
    char control5[]={1,0,0,0,1,0,0,0};    //SOMS=1, SOSF=0, SOJUST=0-> Left-Justified
```

```
    //RST1=1;
```

```
    //Aktivace CS8416(nRST)
```

```
    CS1=1;
```

```
    //Vyber SPI režimu(Hi-to-Low on CS after RST)
```

```
    CS1=0;
```

```
    //Vyber obvodu(nCS)
```

```
    for (i=0;i<7;i++)
```

```
    //Adresovani obvodu
```

```
    {
```

```
        CDIN=adr[i];
```

```
        CCLK=1;
```

```
        CCLK=0;
```

```
    }
```

```
    CDIN=Write;
```

```
    //Rezim zapisu do obvodu
```

```
    CCLK=1;
```

```
    CCLK=0;
```

```
    for (i=0;i<8;i++)
```

```
    //Adresovani registru MAP Control0(00h)
```

```
    {
```

```
        CDIN=0;
```

```
        CCLK=1;
```

```
        CCLK=0;
```

```
    }
```

```
    for (i=0;i<8;i++)
```

```
    //Zapis konfigurace registru Control0(00h)
```

```
    {
```

```
        CDIN=control0[i];
```

```
        CCLK=1;
```

```
        CCLK=0;
```

```

    }
    for (i=0;i<8;i++)                //Zapis konfigurace registru Control1(01h)
    {
        CDIN=control1[i];
        CCLK=1;
        CCLK=0;
    }
    for (i=0;i<8;i++)                //Zapis konfigurace registru Control2(02h)
    {
        CDIN=control2[i];
        CCLK=1;
        CCLK=0;
    }
    for (i=0;i<8;i++)                //Zapis konfigurace registru Control3(03h)
    {
        CDIN=control3[i];
        CCLK=1;
        CCLK=0;
    }
    for (i=0;i<8;i++)                //Zapis konfigurace registru Control4(04h)
    {
        CDIN=control4[i];
        CCLK=1;
        CCLK=0;
    }
    for (i=0;i<8;i++)                //Zapis konfigurace registru Control5(05h)
    {
        CDIN=control5[i];
        CCLK=1;
        CCLK=0;
    }
    CS1=1;
}

```